

Hét	Dátum	Hely	Téma	Előadó
1	szeptember 7.		Általános bevezető, bemutatkozás	Sz
1	szeptember 8.		Hardver leíró nyelvek a tervezésben: Verilog	Sz
2	szeptember 14.		Hardver leíró nyelvek a tervezésben: VHDL	Sz
2	szeptember 15.		Sportnap	
3	szeptember 21.		Programozható logikai eszközök, technológiák FPGA struktúrák, főbb jellemzőik, I/O tulajdonságok	Sz
3	szeptember 22.	IE321	1. gyakorlat (bevezető)	F+Sz
4	szeptember 28.		Speciális erőforrások: memória, DSP, DCM, SerDes, CPU	Sz
4	szeptember 29.	IE321	1. gyakorlat (bevezető)	F+Sz
5	október 5.		Speciális erőforrások: az I/O blokk eszközei, DDR, DCI, memória típusok, memóriavezérlők, interfészek, stb.	Sz
5	október 6.		SCH kupa	
6	október 12.		Speciális erőforrások: A JTAG interfész és funkciói	F
6	október 13.	IE321	2. gyakorlat (USRT+SPI)	F+Sz
7	október 19.		FPGA alapú rendszertervezés szempontjai: mit, mivel, konfiguráció	F
7	október 20.	IE321	2. gyakorlat (USRT+SPI)	F+Sz
8	október 26.		Komplex rendszerek belső kommunikációja: buszok, hálózatok	F
8	október 27.	IE321	3. gyakorlat (PicoBlaze)	F+Sz
9	november 2.		Constraint-ek, időzítés analízis	Sz
9	november 3.	IE321	3. gyakorlat (PicoBlaze)	F+Sz
10	november 9.		Fejlesztési, tesztelési technológiák: szimuláció, beágyazott logikai analízátor, szintetizálható tesztkörnyezet	Sz
10	november 10.	IE321	4. gyakorlat: AD/DA, ChipScope	F+Sz
11	november 16.		TDK	
11	november 17.	IE321	4. gyakorlat: AD/DA, ChipScope	F+Sz
12	november 23.		Tervezzünk szűrőt együtt, mert az jó	Sz
12	november 24.	IE321	5. gyakorlat: audió feldolgozás	F+Sz
13	november 30.		Külső buszrendszerek: PCI, PCIe. Megvalósításuk FPGA-ban.	Sz
13	december 1.	IE321	5. gyakorlat: audió feldolgozás	F+Sz
14	december 7.		Tipikus perifériák és vezérlésük	Sz
14	december 8.		ELŐVIZSGA	