

Oktatás és kutatás programozható hardverekkel

Dr. Vajda Ferenc

Egyetemi docens

Irányítástechnika és Informatika tsz.

2017. június 21.

Kapcsolódó tárgyak az IIT-n



Magas szintű logikai szintézis: **1998-2008**

Digitális technika: **2008-**

Spartan 3

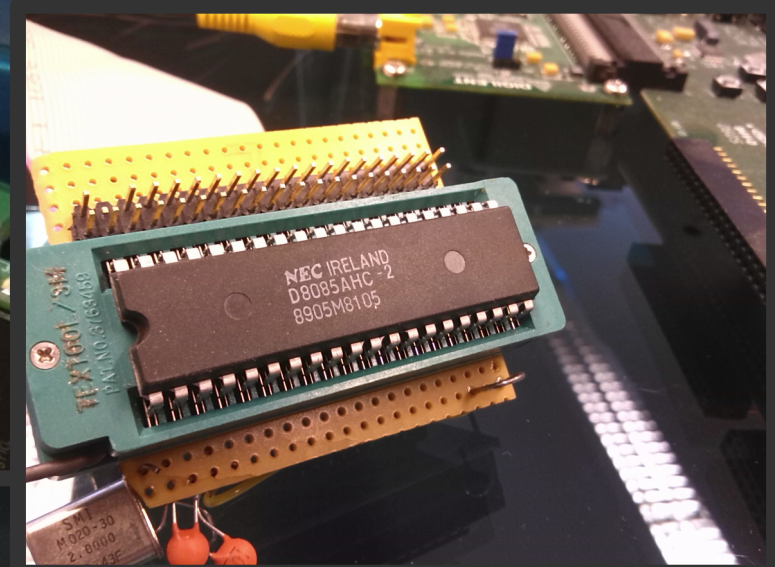
Valós idejű látórendszerek: **2009-2014**

Virtex II Pro, Virtex 4

Számítógépes látórendszerek: **2015-**

Virtex 6, Virtex 7

Xilinx University Program



Küszöbözés



50% fényerő



80% fényerő

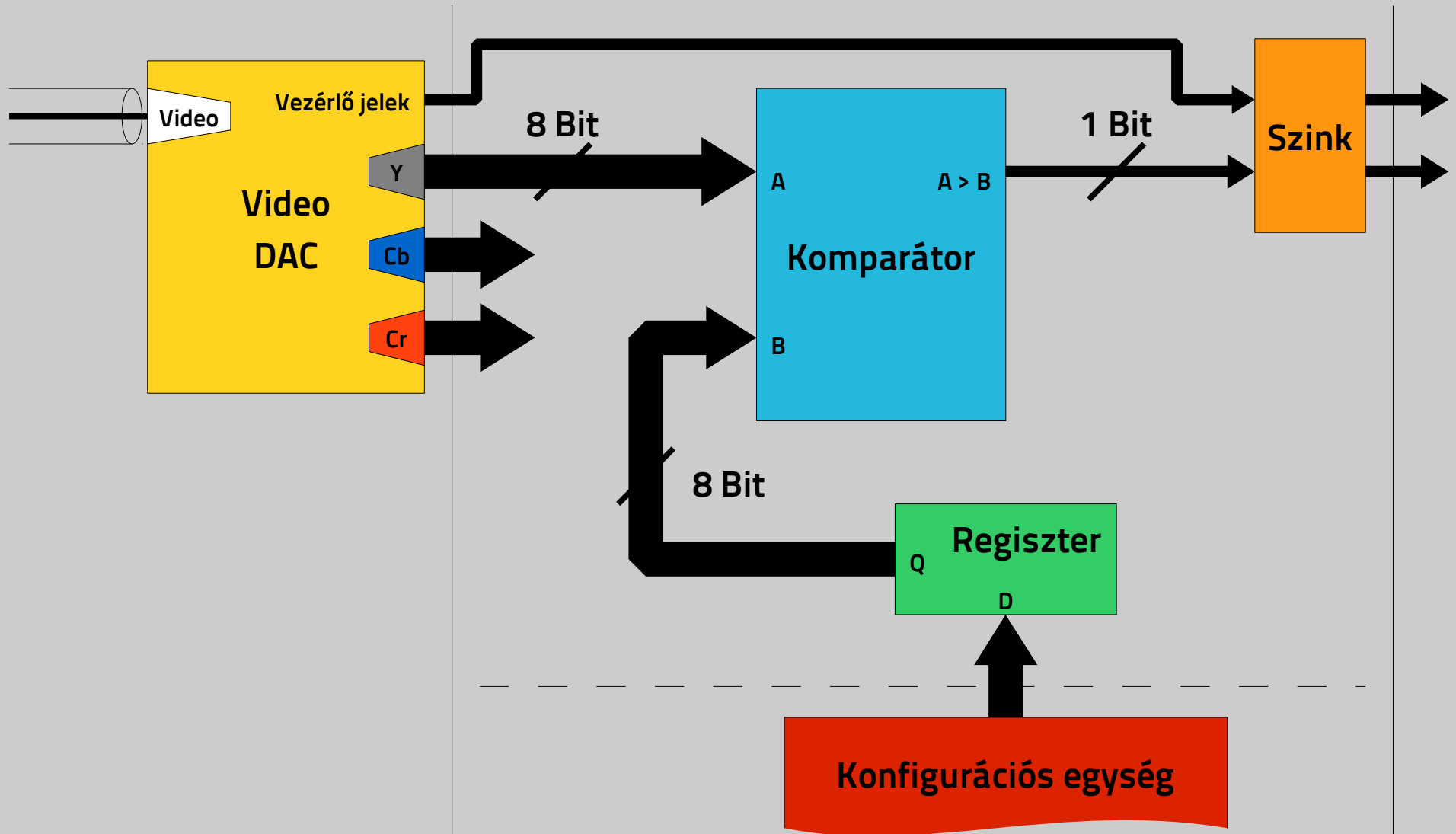
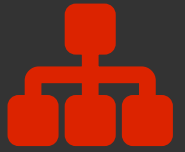


Telítettség



Lab kék-tartalom

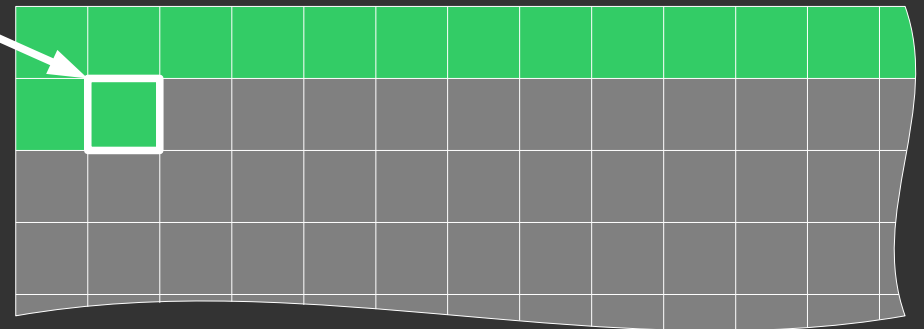
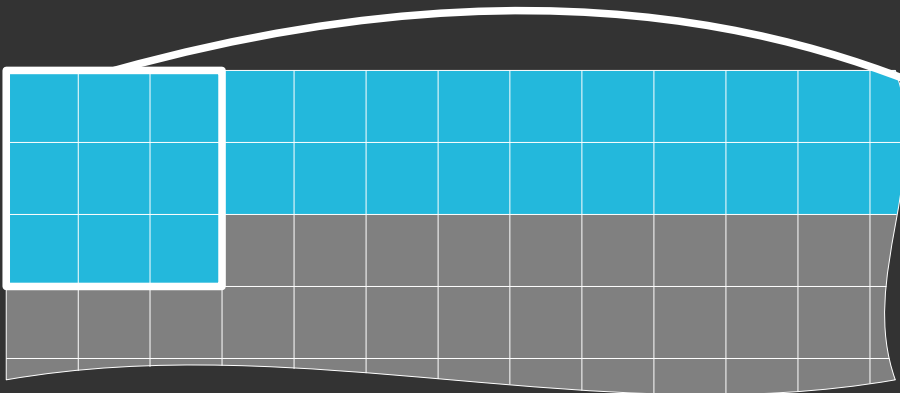
Küszöbözés



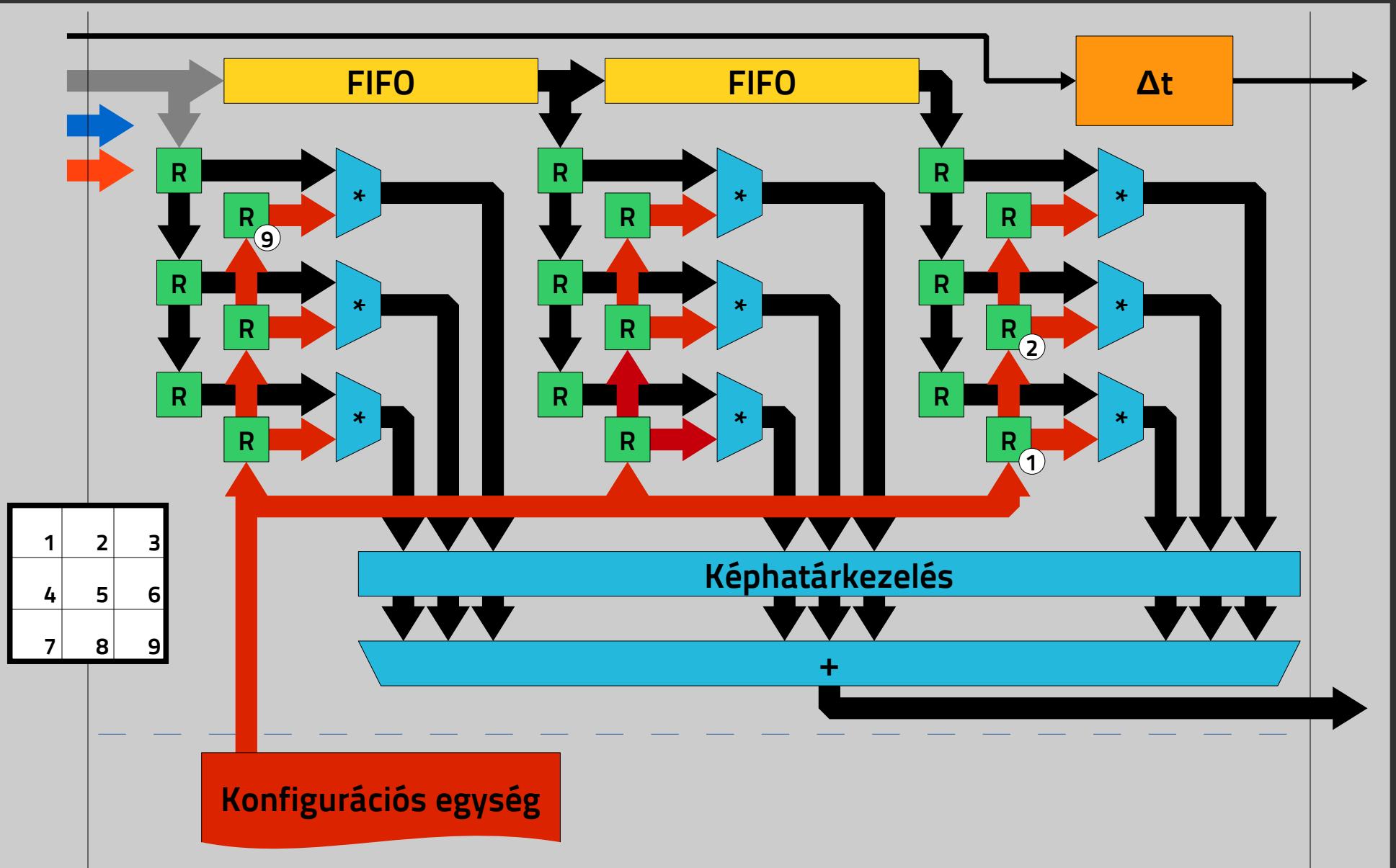
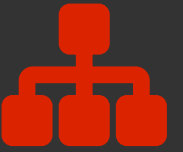
Konvolúció



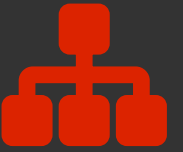
-1	-1	-1
-1	8	-1
-1	-1	-1



Konvolúció



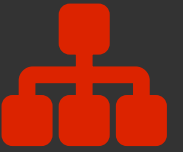
Vektornormalizálás



$$\hat{\mathbf{v}} = \frac{\mathbf{v}}{\sqrt{\|\mathbf{v}\|^2}} = \frac{\mathbf{v}}{\sqrt{v_x^2 + v_y^2 + v_z^2}}$$

$$\frac{1}{\sqrt{x}} = x^{-\frac{1}{2}}$$

WTF?



Vektornormalizálás

$$\hat{\mathbf{v}} = \frac{\mathbf{v}}{\sqrt{\|\mathbf{v}\|^2}} = \frac{\mathbf{v}}{\sqrt{v_x^2 + v_y^2 + v_z^2}}$$

$$\frac{1}{\sqrt{x}} = x^{-\frac{1}{2}}$$

WTF?

```
float Q_rsqrt( float number ) { // Fast Inverse Square Root
    long i;
    float x2, y;
    const float threehalfs = 1.5F;

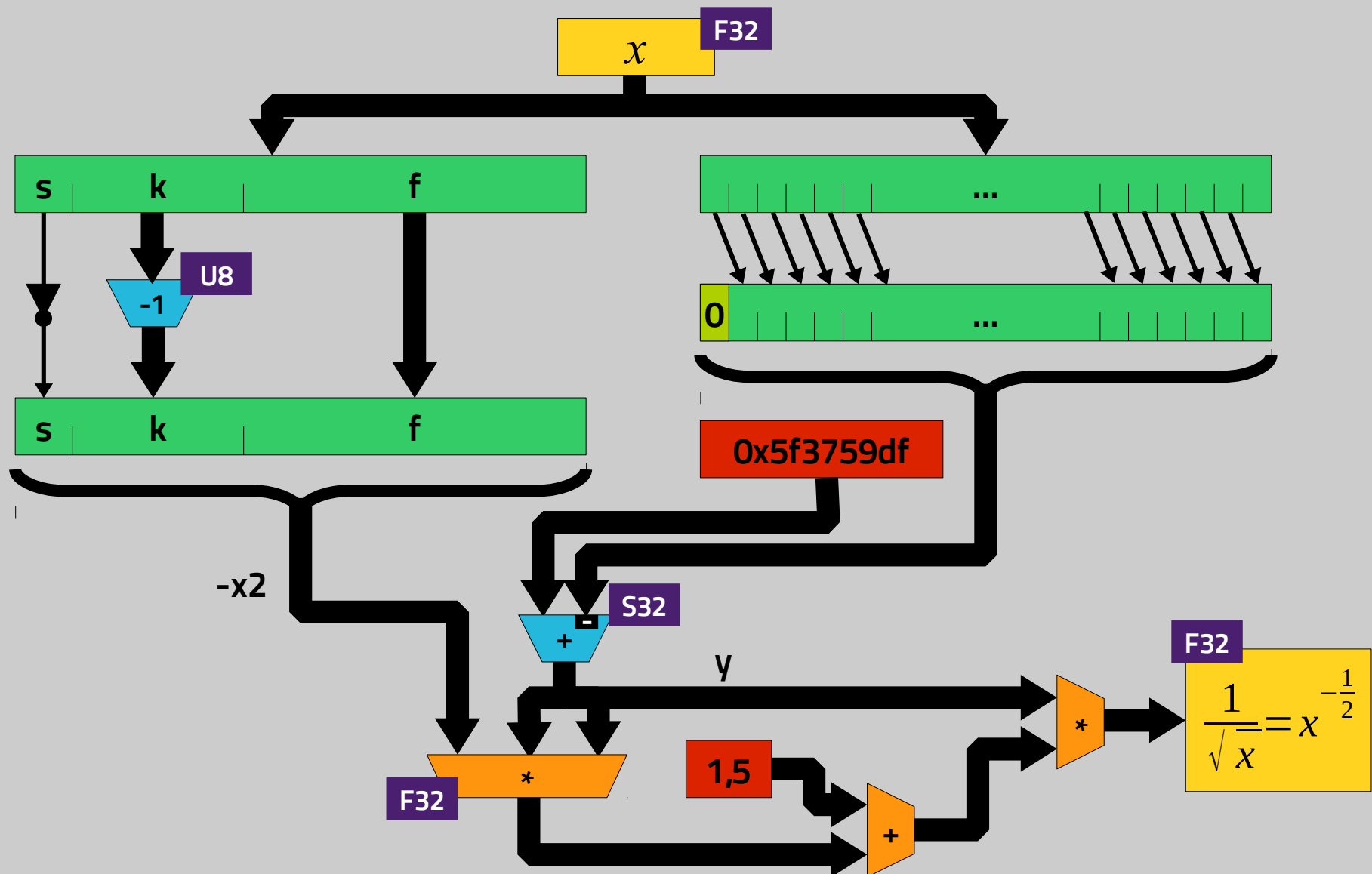
    x2 = number * 0.5F;
    y = number;
    i = * ( long * ) &y;           // evil floating point bit level hacking
    i = 0x5f3759df - ( i >> 1 ); // what the fuck?
    y = * ( float * ) &i;

    y = y * ( threehalfs - ( x2 * y * y ) ); // 1st iteration
    //y = y * ( threehalfs - ( x2 * y * y ) ); // 2nd iteration

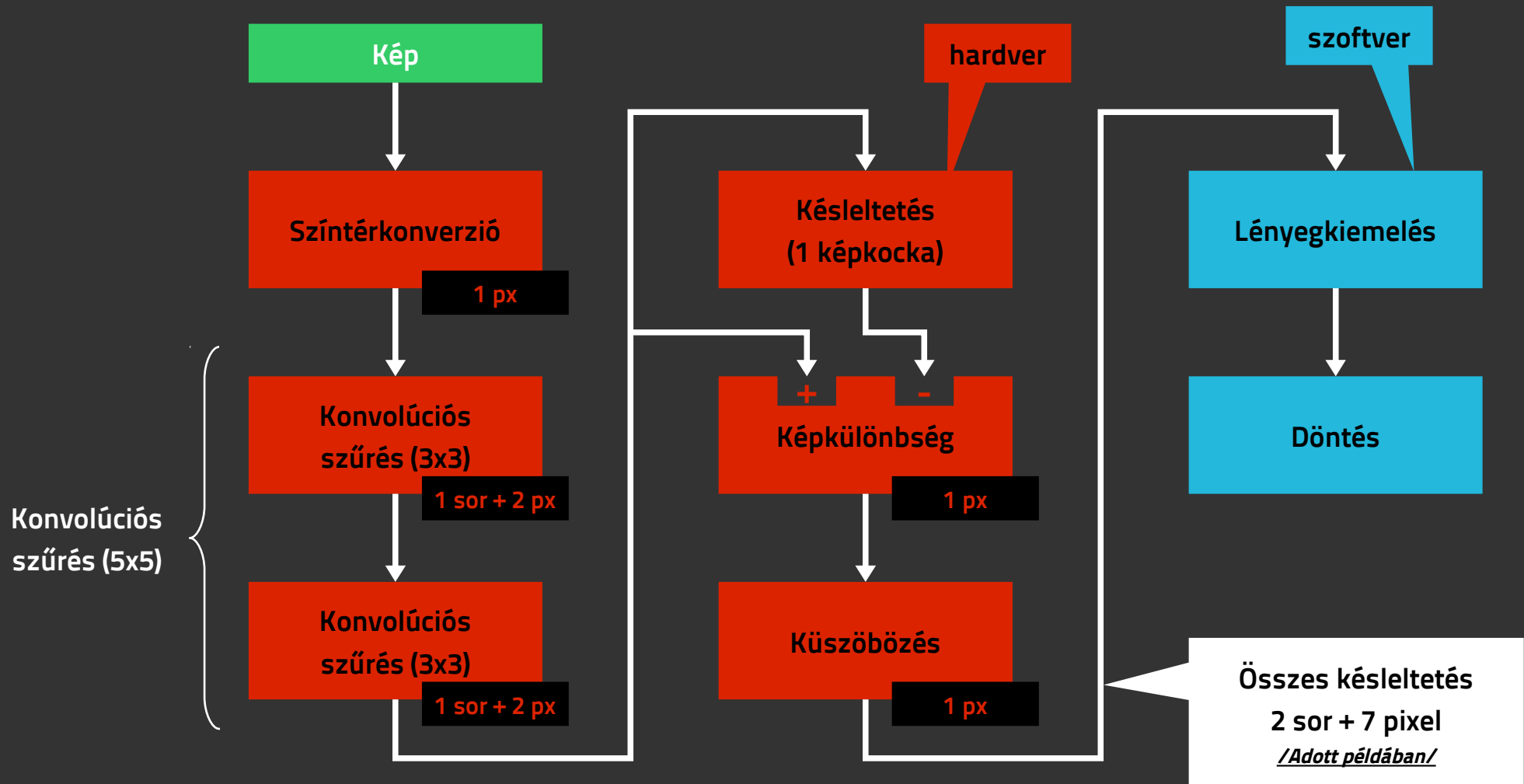
    return y;
}
```

Quake III Arena

Négyzetgyök-reciprok

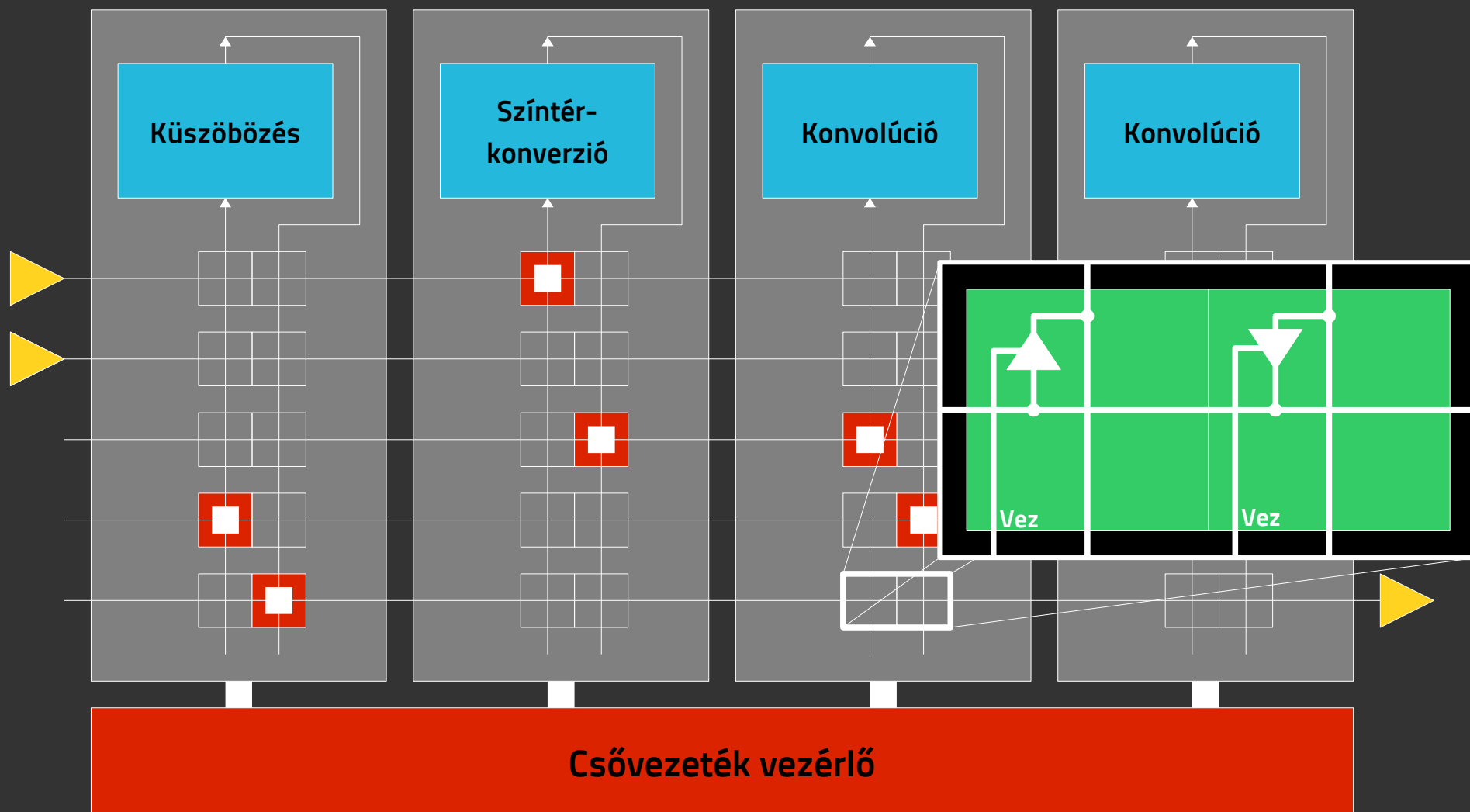


Csővezeték



A konfigurációt minden alkalommal újra kell fordítani és letölteni...

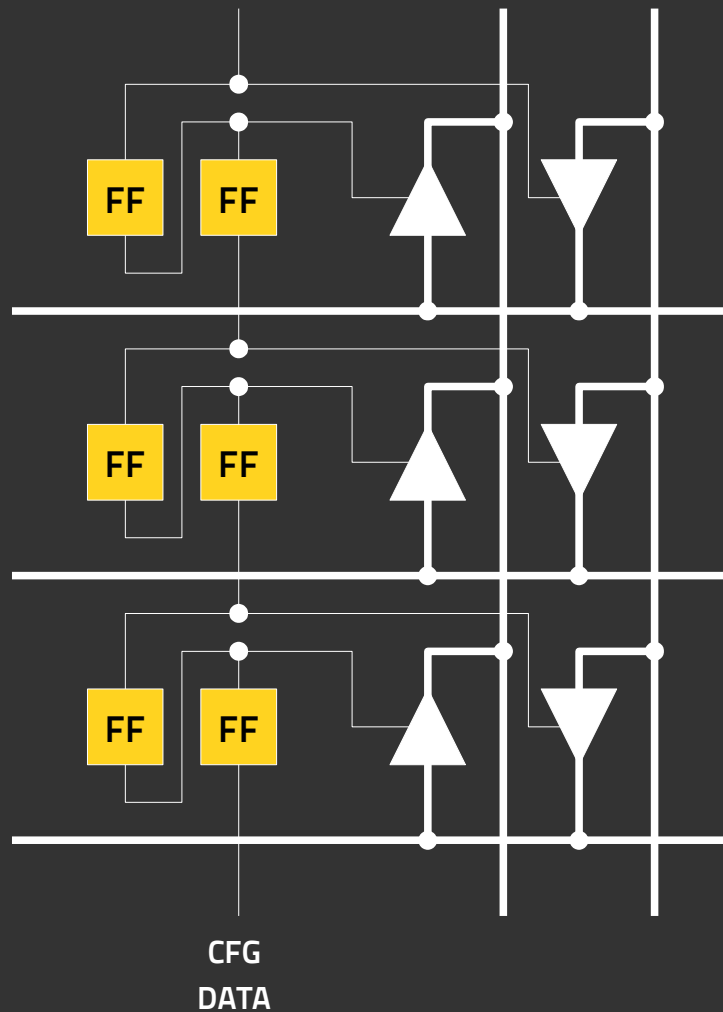
Programozható csővezeték



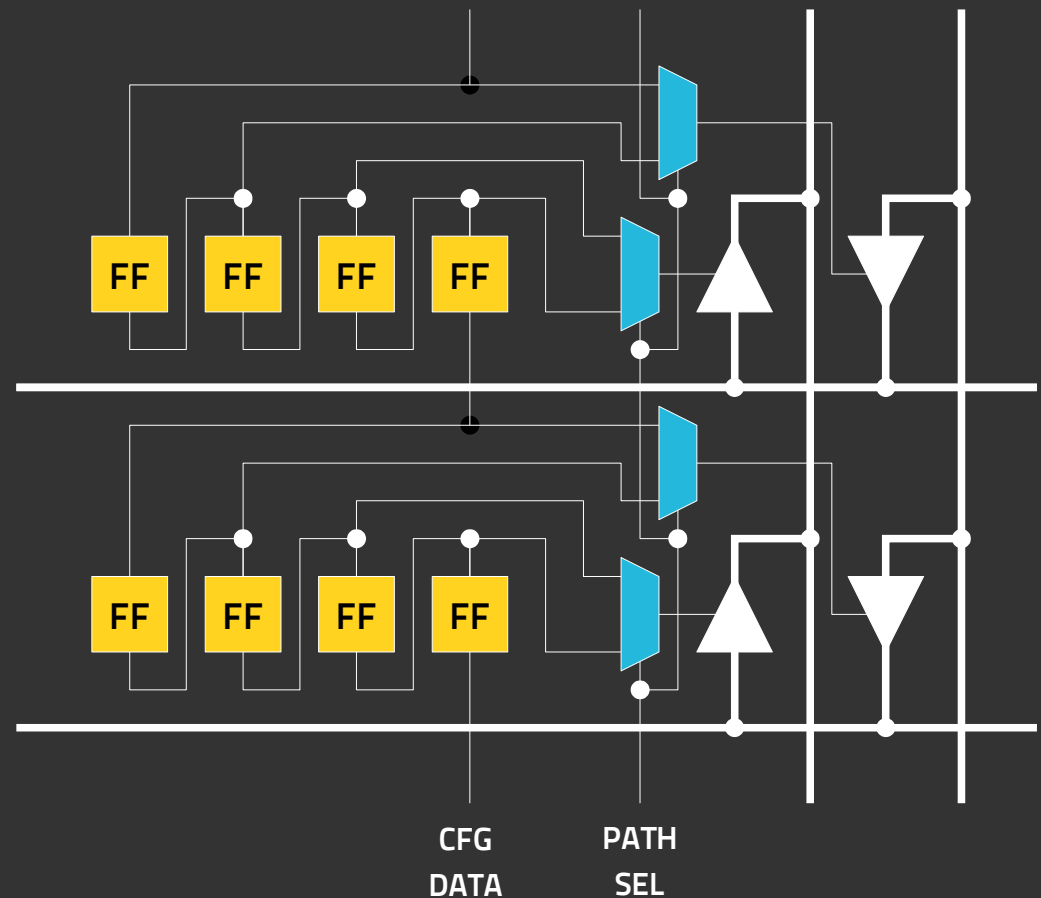
Csővezeték-vezérlő



Egyszerű csővezeték



Szuperskalár csővezeték



HW-SW együttes tervezés



Rendszerszintű leírás

Egyértelműen szekvenciális,
kevésbé párhuzamosítható
algoritmusok

SW
teljesítmény
modell

HW/SW partícionálás

HW
teljesítmény
modell

Nagyon jól párhuzamosítható,
kevésbé párhuzamosítható
algoritmusok

Szoftver modell

Hardver modell

Szoftver
könyvtár

Forráskód

Együttes
szimuláció

HDL modell

RTL modell

Kapu szintű modell

Hardver
könyvtár

Fordítás

Szintézis

Végő rendszer

FPGA oktatás

Dr. Vajda Ferenc
Egyetemi docens
2017