

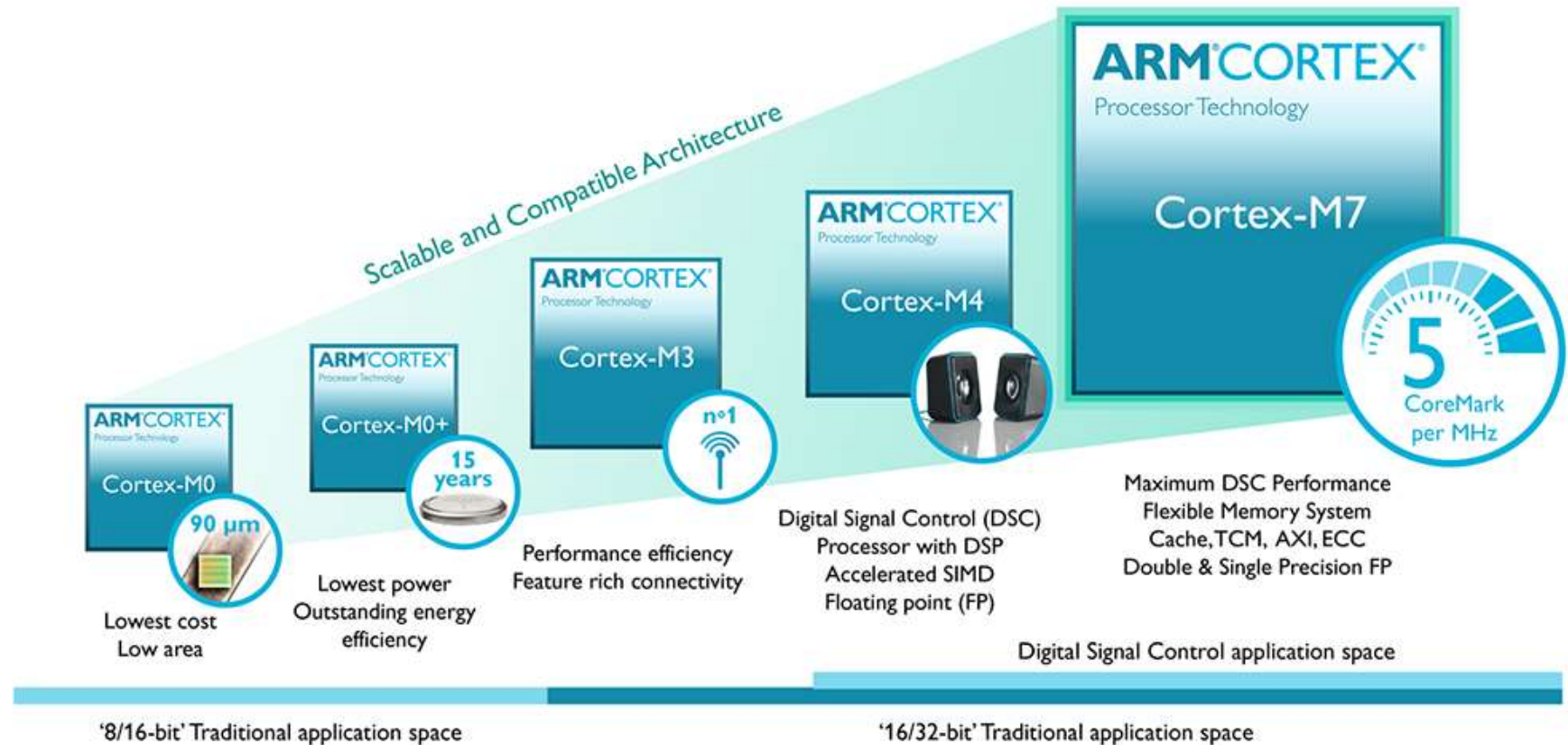
ARM Cortex M0, M4, M7

Scherer Balázs



Méréstechnika és
Információs Rendszerek
Tanszék

Klasszikus ARM Cortex-M (Mikrovezérlő) magok

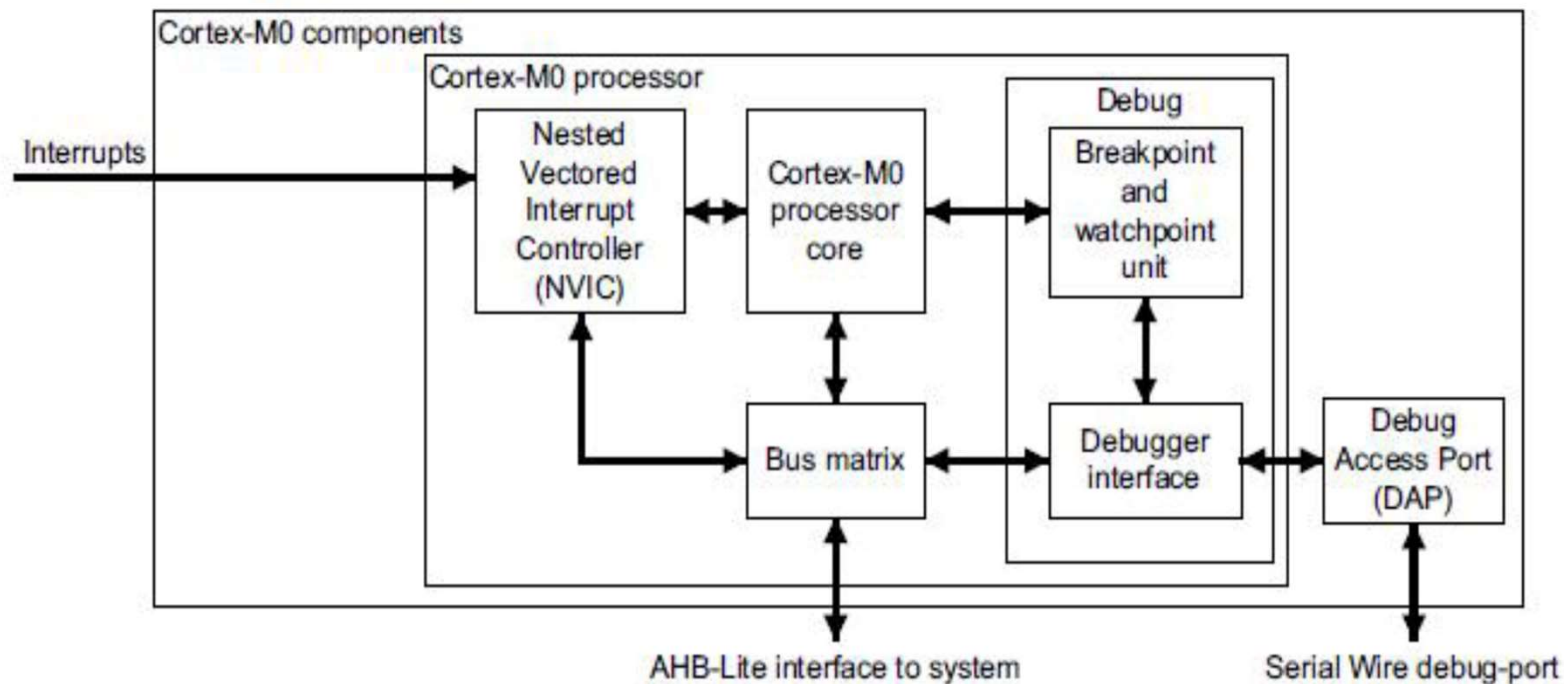


- M0, M0+: Ultra low power
 - Nagyon egyszerű
- M3: Általános mikrovezérlő
- M4: DSP utasításokkal kibővített verzió
- M7: M4 továbbfejlesztés superscalar, cache

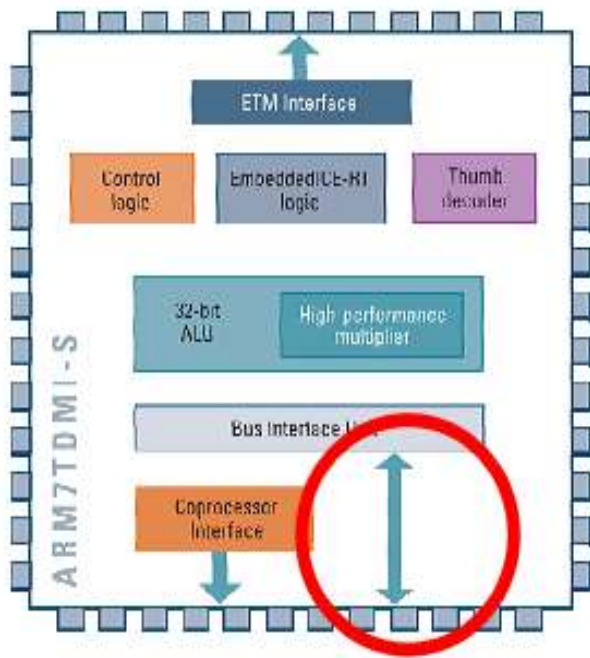
ARM Cortex-M0

A Cortex-M0 mag

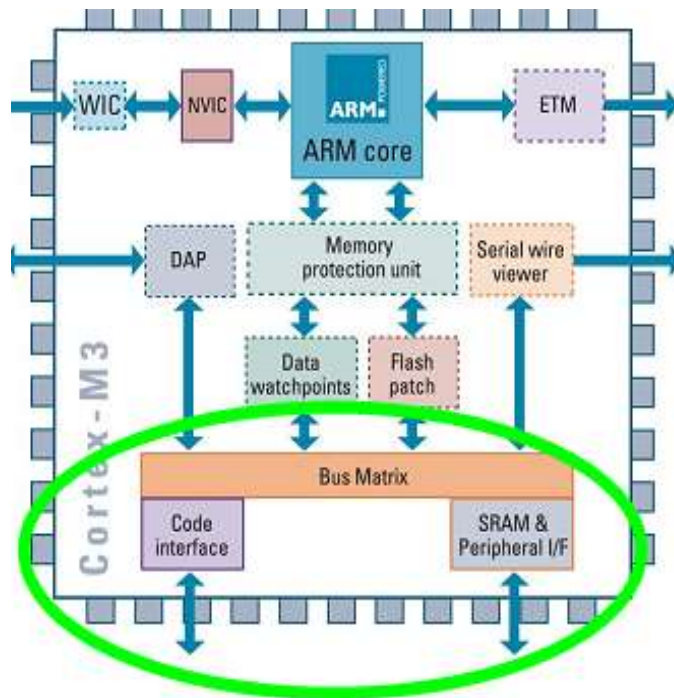
- 32 bites mag, 3 elemű pipeline
- Neumann architektúra
 - Nagyon egyszerű
- ARMv6-M architektúra
 - 16 bit Thumb utasításkészlet kiegészítve a Thumb-2 technológiával.



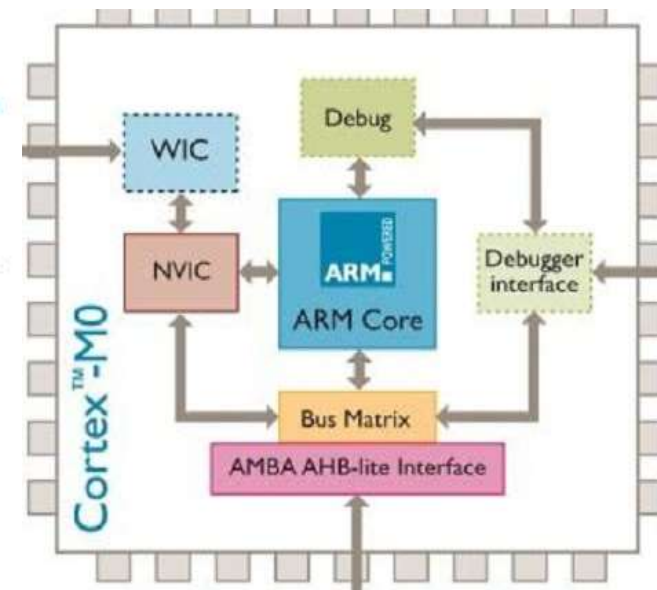
ARM7, Cortex-M3, M0 összehasonlítás: memória-hozzáférés



ARM7TDMI



Cortex-M3



Cortex-M0

Regiszterek

- Mint minden ARM architektúránál
 - R0 – R3: C szubrutinhívás-paraméterek
 - R0 (R1) visszatérési értékek
 - R4 – R11 lokális regiszter változók
 - R12 Intra-Procedure-Call
 - R13 Stack Pointer
 - R14 Link Register
 - R15 Program Counter



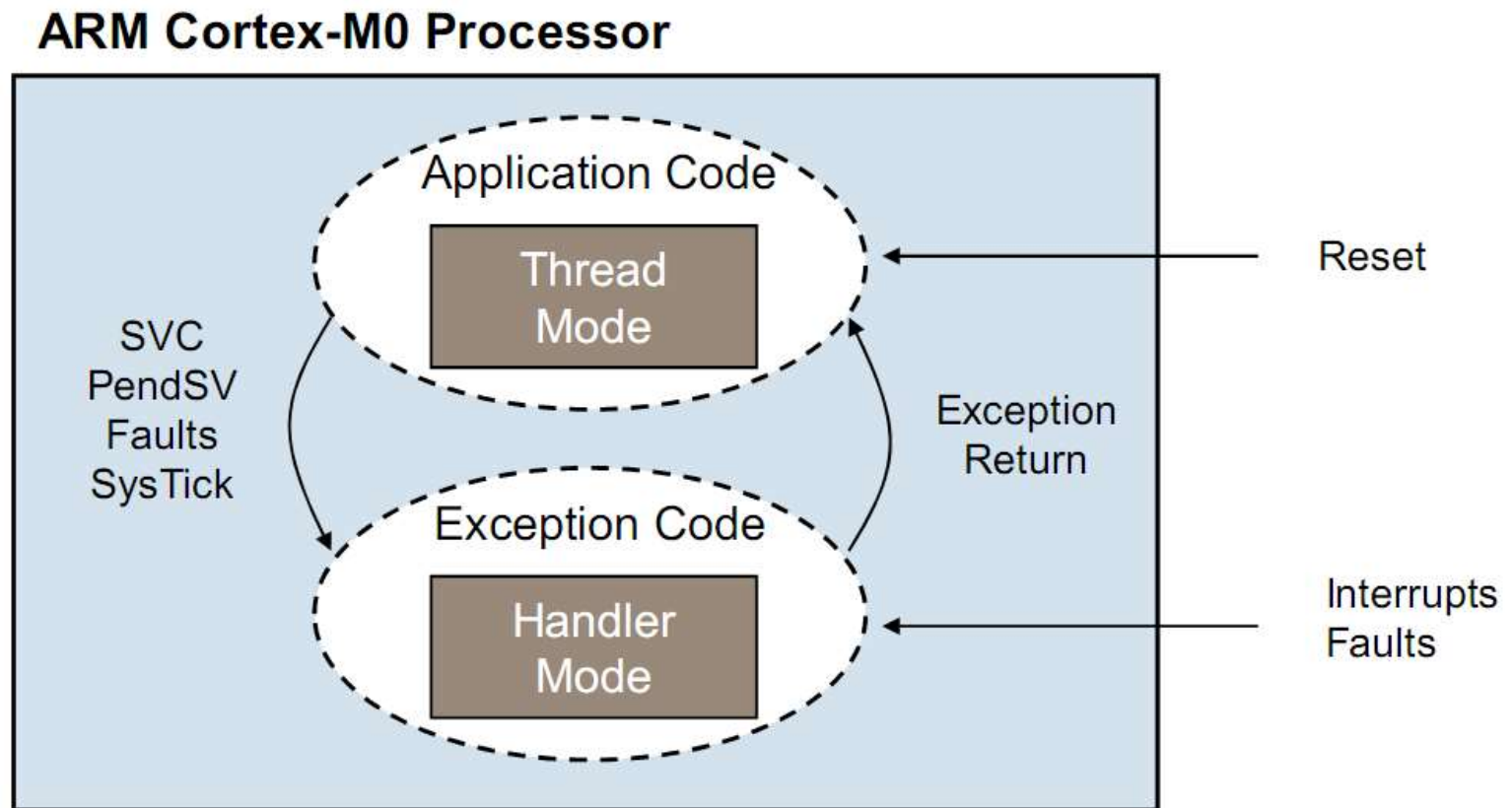
Memóriatérkép (Map)

- Kompatibilis az M3-mal, de nincs bit-band

		Device	511MB	
Core Memory Mapped Register Space, i.e. NVIC	(XN)	Private Peripheral Bus		0xE010 0000
				0xE000 0000
External Peripherals	(XN)	External Device	1GB	
				0xA000 0000
External Memory		External RAM	1GB	
				0x6000 0000
External Peripherals	(XN)	Peripheral	500MB	
				0x4000 0000
Data Memory (code can also be placed here)		SRAM	500MB	
				0x2000 0000
Executable region for program code and data (vector table is fixed at address 0x0000 0000)		Code	500MB	
				0x0000 0000

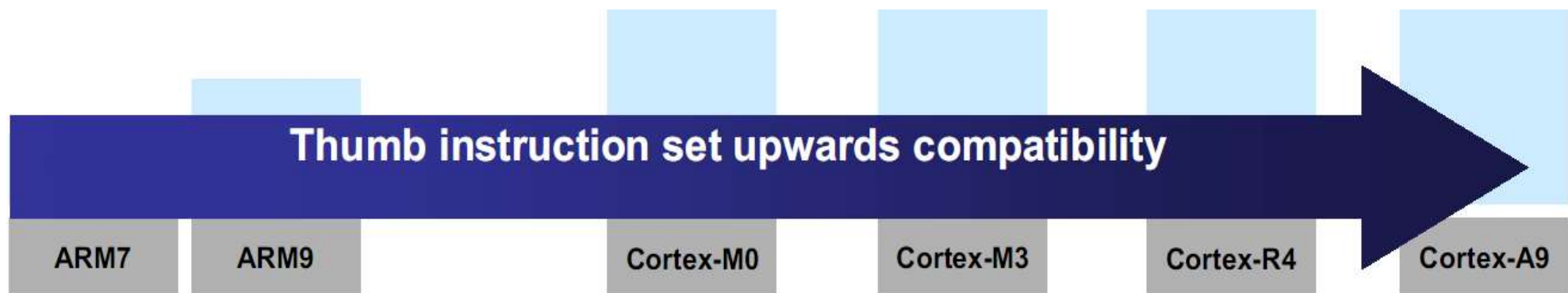
Működési módok

- Kompatibilis az M3-mal
 - Handler és Thread mód

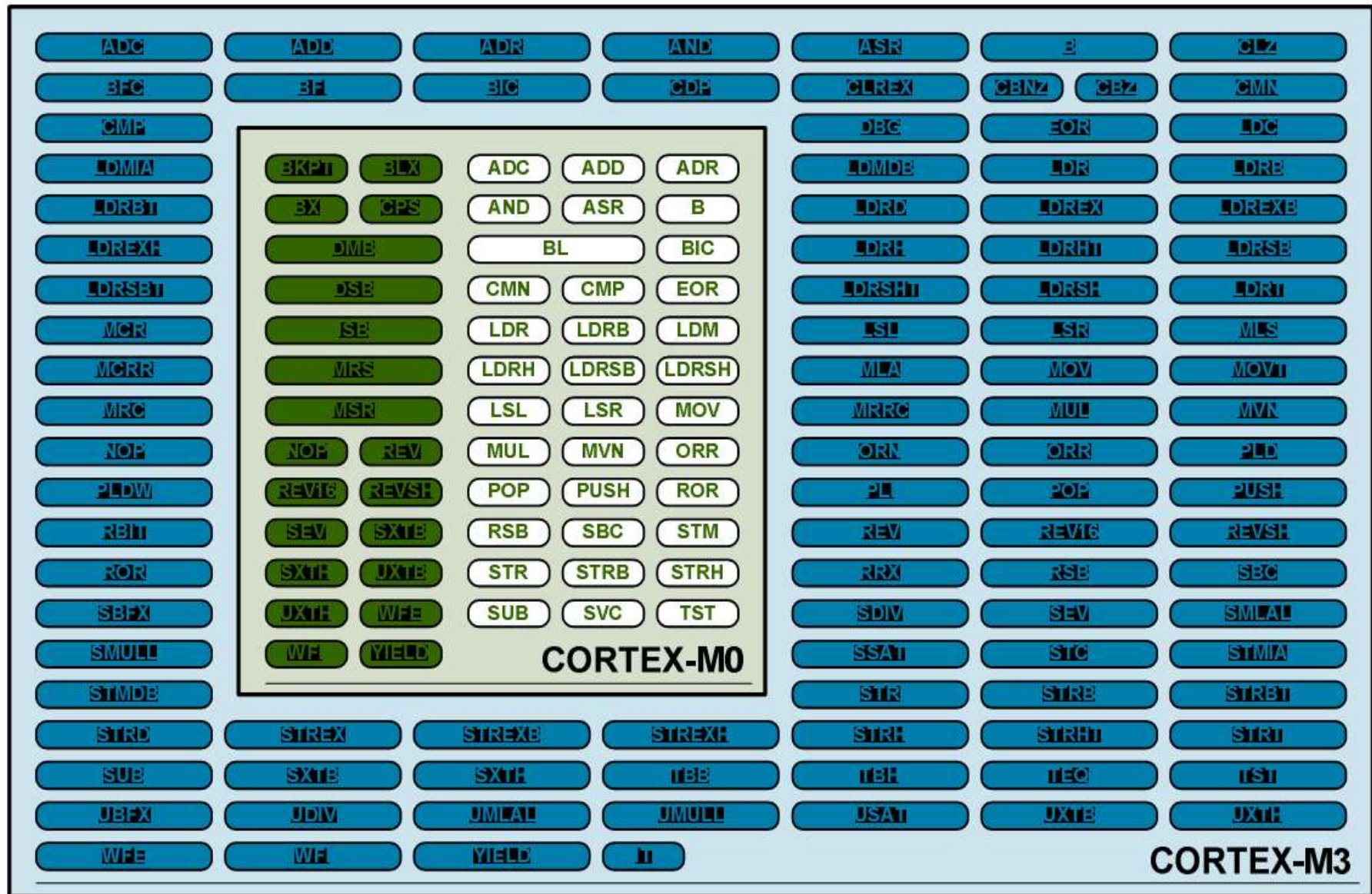


■ Thumb-2

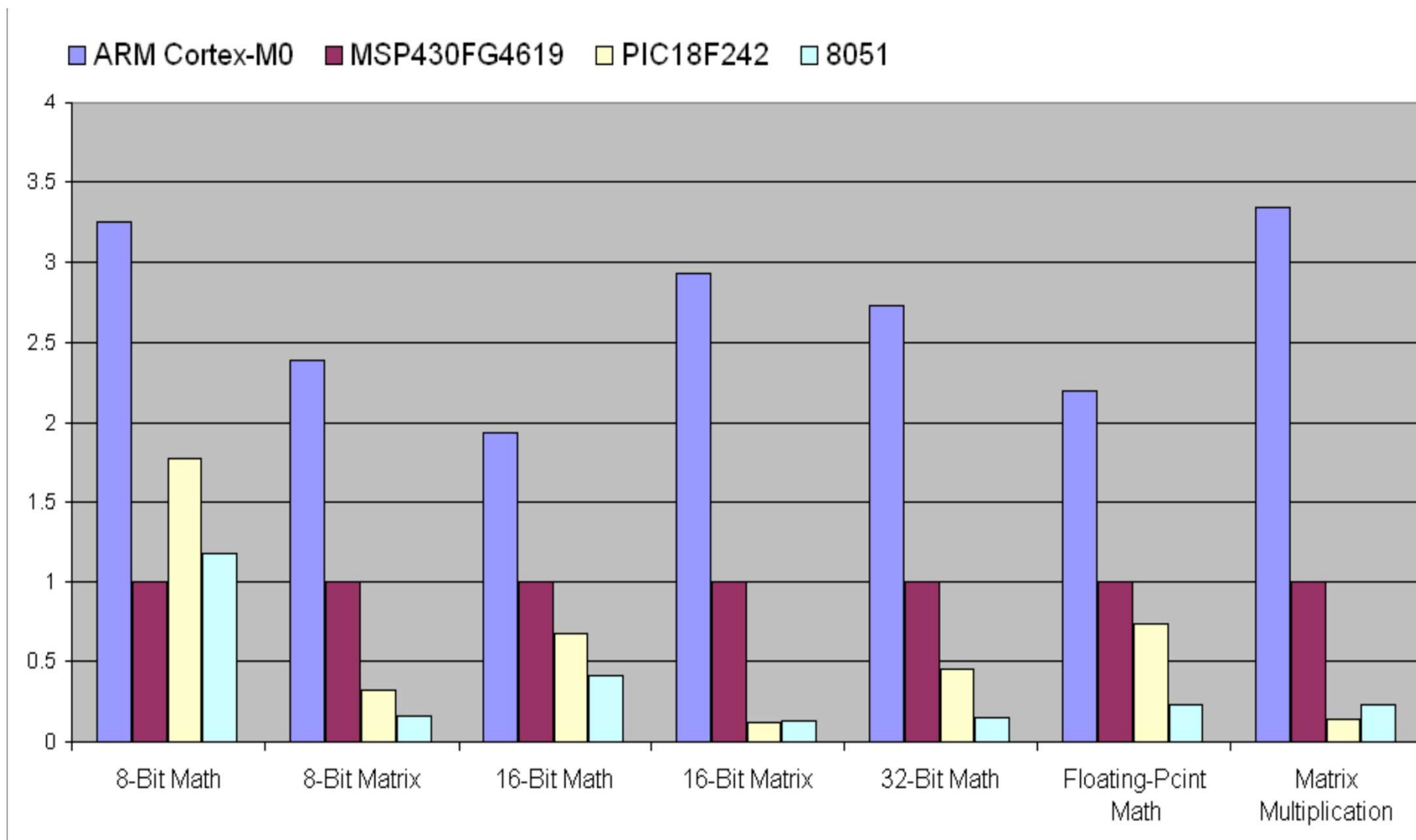
- A régi Thumb utasításkészlet modernizált verziója, kevés utasítás: 56 db, de garantált idő alatt.
- Minden Cortex processzor támogatja, biztosítva van a felfelé kompatibilitás.
- 0,9 DMIPS/MHz



Cortex-M0 és M3 utasításkészlet összehasonlítása



Cortex-M0 mag számítási képességei



NVIC, Nested Vector Interrupt Controller

- Hasonlóan integrálva, mint az M3 esetében
- Max 32 külső vektor támogatása
- Az induló stack pointer a 0x0-án
- 4 prioritási szint

0xBF	Interrupt #31 Handler Vector
-	...
0x40	Interrupt #0 Handler Vector
0x3C	SysTick Handler Vector
0x38	PendSV Handler Vector
-	reserved
0x2C	SVCall Handler Vector
-	reserved
0x0C	HardFault Handler Vector
0x08	NMI Handler Vector
0x04	Reset Handler Vector
0x00	Initial value of MSP

Miért használjunk 32 bites uc-t kis energiájú alkalmazásokban?

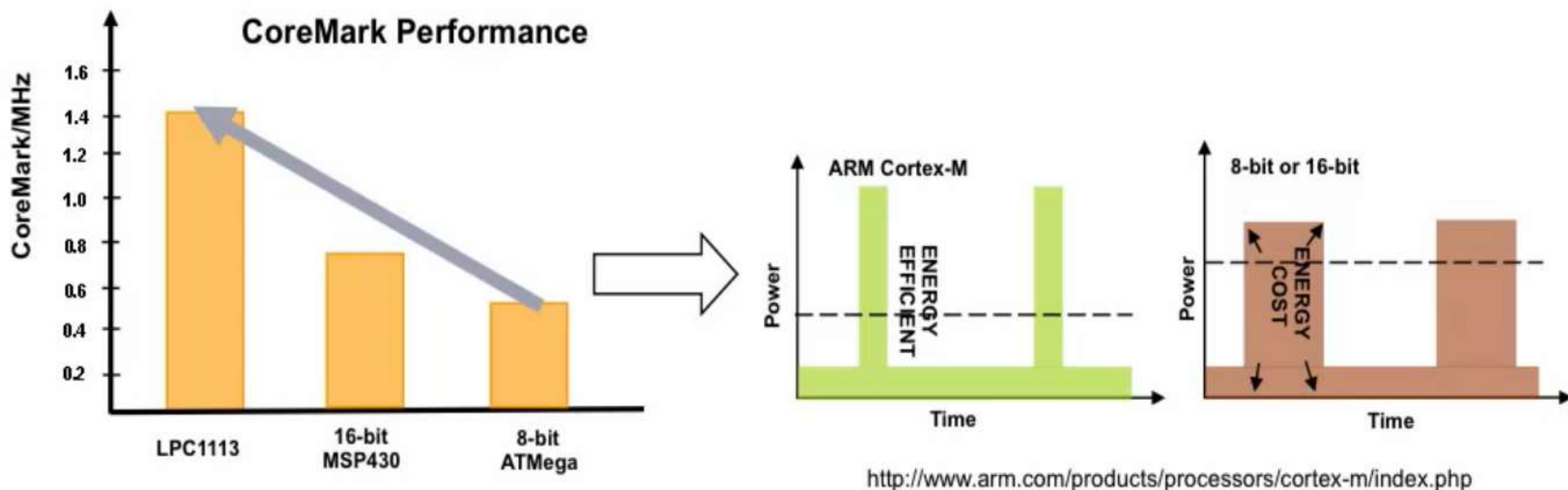
- Pointerméret = regiszterméret
 - Nincsenek memóriabankok: egyszerűbb programozás.
 - Minden memóriarégió egyetlen regiszterrel címezhető.
- Nagyszámú regiszterkészlet (15 darab + PC, mindegyik 32 bites)
 - Mindegyik használható cím- és adat tárolásra is.
 - Sok, nagy regiszter, ki tudja használni a fordító szubrutinhívásnál, nem kell feltétlenül stack műveletet csinálni.
- Nincsenek beépített limitek a címtérben.
- Nagy kódsűrűség
 - 16 bites utasítások 32 bites adatokon
- 16/32 bites timer-ek

8 bit, 16 bit, 32 bit összehasonlítás: 32 bites egész szám szorzása

8-bit example	16-bit example	ARM Cortex-M0
<pre> MOV A, XL ; 2 bytes MOV B, YL ; 3 bytes MUL AB; 1 byte MOV R0, A; 1 byte MOV R1, B; 3 bytes MOV A, XL ; 2 bytes MOV B, YH ; 3 bytes MUL AB; 1 byte ADD A, R1; 1 byte MOV R1, A; 1 byte MOV A, B ; 2 bytes ADDC A, #0 ; 2 bytes MOV R2, A; 1 byte MOV A, XH ; 2 bytes MOV B, YL ; 3 bytes </pre>	<pre> MUL AB; 1 byte ADD A, R1; 1 byte MOV R1, A; 1 byte MOV A, B ; 2 bytes ADDC A, R2 ; 1 bytes MOV R2, A; 1 byte MOV A, XH ; 2 bytes MOV B, YH ; 3 bytes MUL AB; 1 byte ADD A, R2; 1 byte MOV R2, A; 1 byte MOV A, B ; 2 bytes ADDC A, #0 ; 2 bytes MOV R3, A; 1 byte </pre>	<pre> MULS r0,r1,r0 </pre>
Time: 48 clock cycles* Code size: 48 bytes	Time: 8 clock cycles Code size: 8 bytes	Time: 1 clock cycle Code size: 2 bytes

Számítási teljesítmény és fogyasztás kapcsolata

- Gyorsabban végez: többet aludhat.



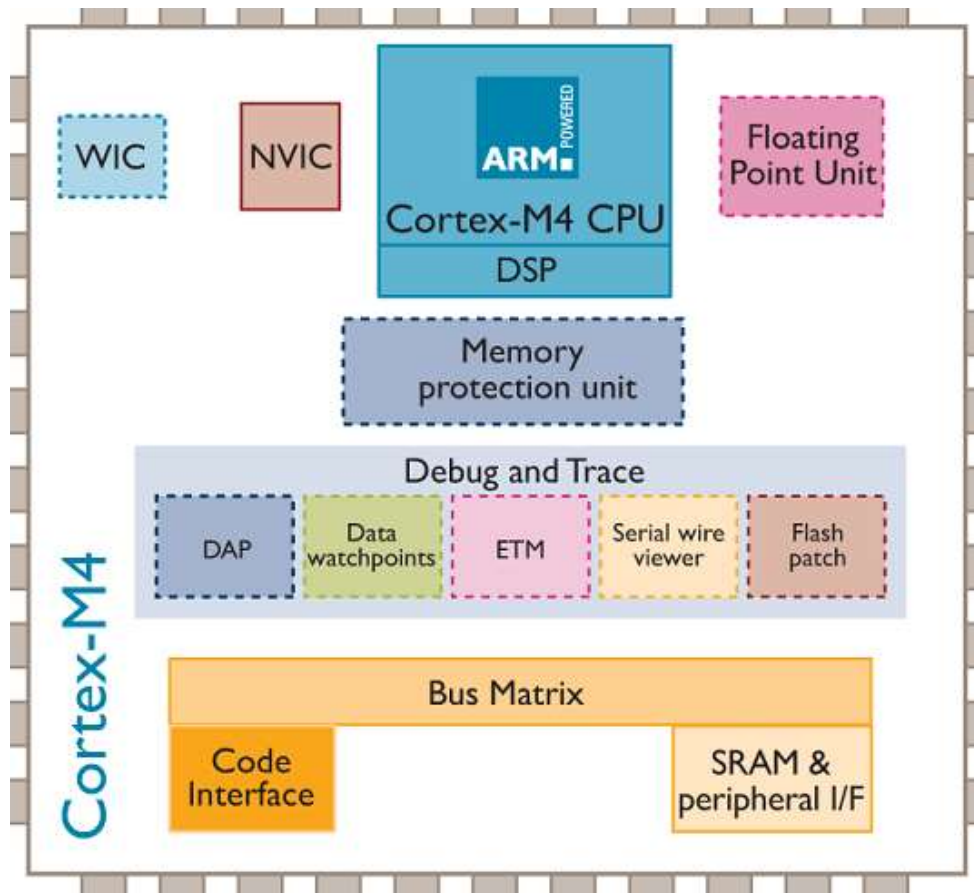
Cortex M0+

- Optimalizált verziója az M0-nak
 - Pipeline 3-ról 2 eleművé redukálva
 - Micro Trace Buffer hozzáadási lehetőség (egyszerű utasítás trace)
 - Opcionális memory protection unit
 - Opcionális vector table relocation
 - Egy ciklusú I/O port kezelés
 - 13,3 $\mu\text{W}/\text{MHz}$ (M0) $\rightarrow$ 11,2 $\mu\text{W}/\text{MHz}$ (M0+)
 - (32 $\mu\text{W}/\text{MHz}$ (M3))

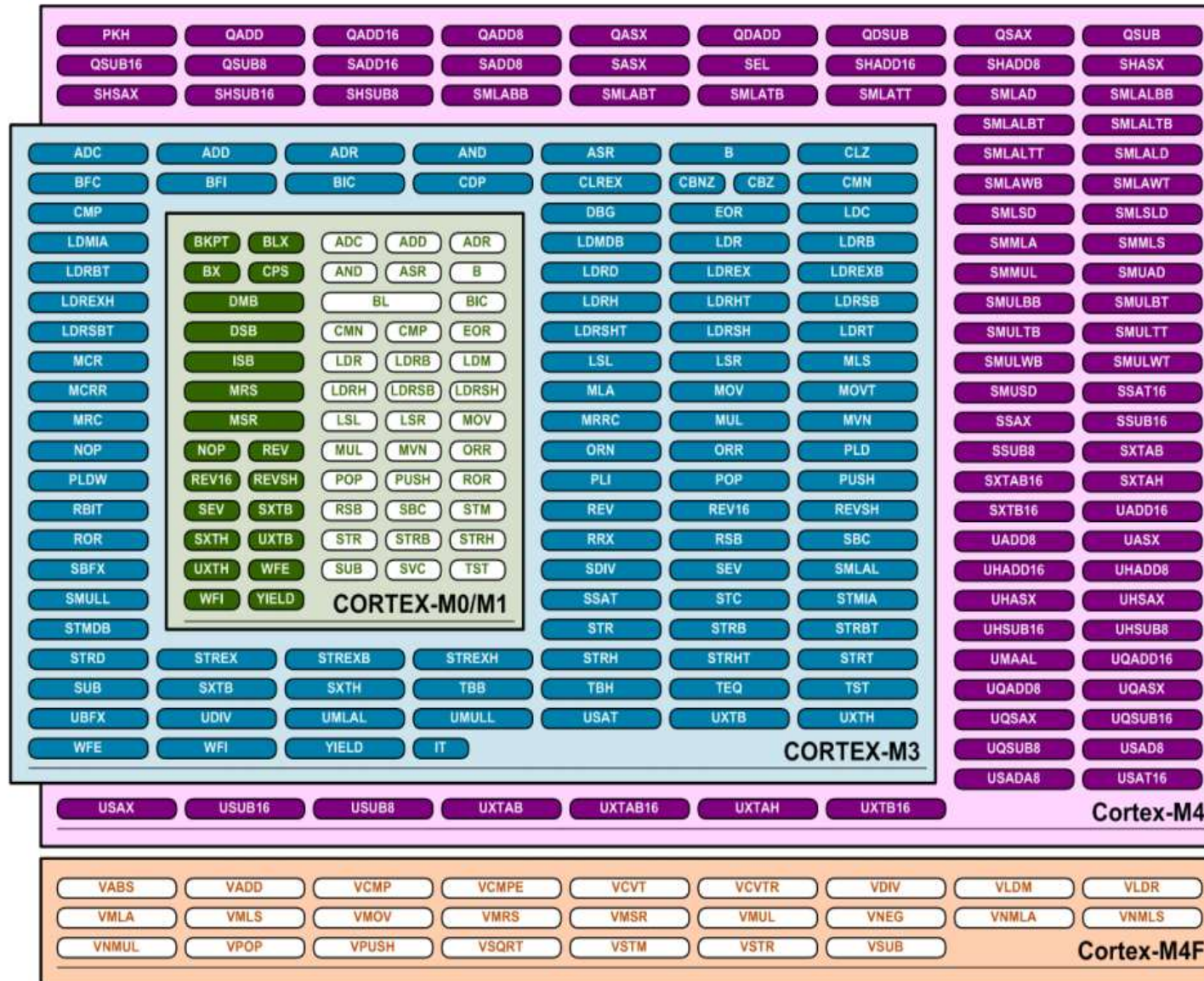
ARM Cortex-M4

Cortex-M4

- Cortex-M4 processzor
 - Thumb-2 utasításkészlet
 - DSP és SIMD utasítások
 - Egyciklusú MAC ($32 \times 32 + 64 \rightarrow 64$)
 - Opcionális single precision FPU
 - Code kompatibilis az M3-mal
- 1,27 / 1,55 / 1,95 DMIPS/MHz
- Architektúra
 - 3 fázisú pipeline elágazás-beccsléssel
 - 3x AHB-Lite Bus Interface
- Energiatakarékos módok
 - Deep Sleep Mode, Wakeup IT
 - Power down opciók az FPU számára
- NVIC (1-240 IT és prioritás)
- Memory Protection Unit
- Debug & Trace



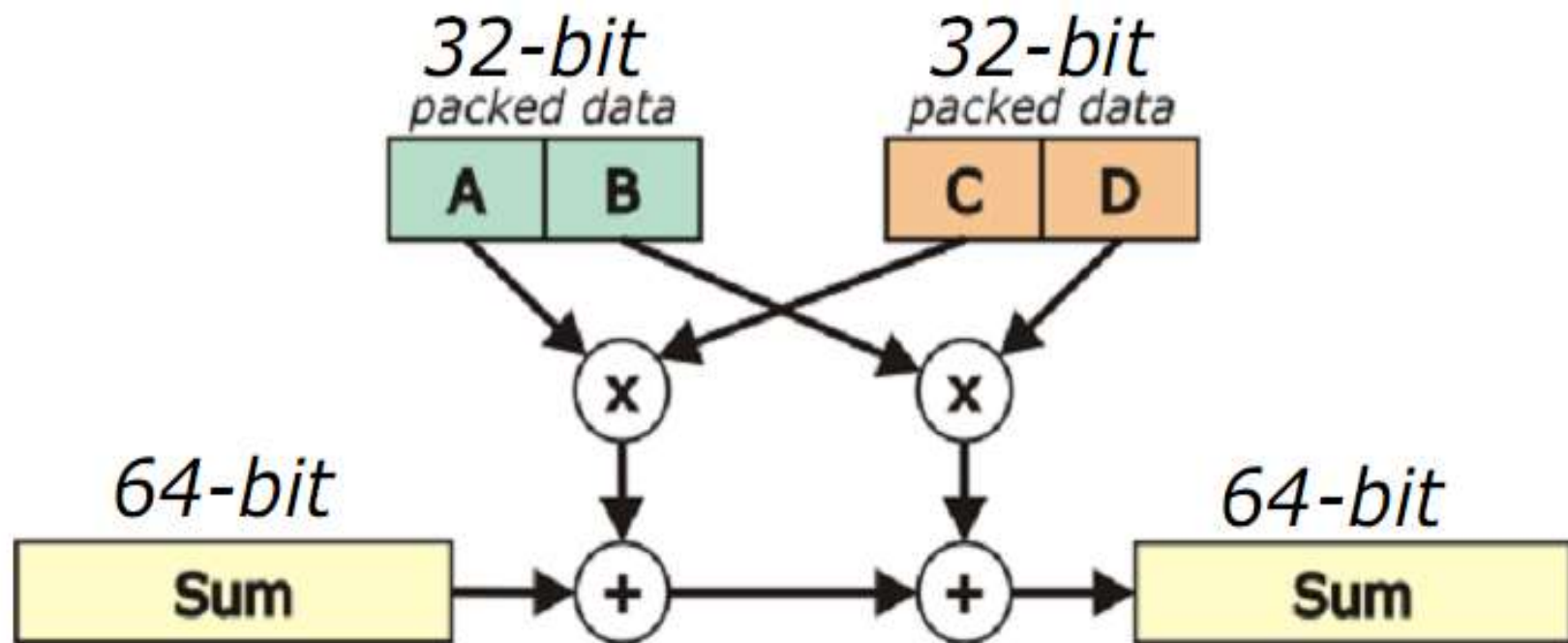
Cortex-M4 utasításkészlet bővülés



SIMD (Single Instruction Multiple Data)

- Több adaton ugyanaz az utasítás egy ciklus alatt
- Tömörített adathasználati lehetőség

$$Sum = Sum + (A \times C) + (B \times D)$$



Egyciklusú MAC utasítások

OPERATION	INSTRUCTION	CYCLES
$16 \times 16 = 32$	SMULBB, SMULBT, SMULTB, SMULTT	1
$16 \times 16 + 32 = 32$	SMLABB, SMLABT, SMLATB, SMLATT	1
$16 \times 16 + 64 = 64$	SMLALBB, SMLALBT, SMLALTB, SMLALTT	1
$16 \times 32 = 32$	SMULWB, SMULWT	1
$(16 \times 32) + 32 = 32$	SMLAWB, SMLAWT	1
$(16 \times 16) \pm (16 \times 16) = 32$	SMUAD, SMUADX, SMUSD, SMUSDX	1
$(16 \times 16) \pm (16 \times 16) + 32 = 32$	SMLAD, SMLADX, SMLSD, SMLSDX	1
$(16 \times 16) \pm (16 \times 16) + 64 = 64$	SMLALD, SMLALDX, SMLSLD, SMLSLDX	1
$32 \times 32 = 32$	MUL	1
$32 \pm (32 \times 32) = 32$	MLA, MLS	1
$32 \times 32 = 64$	SMULL, UMULL	1
$(32 \times 32) + 64 = 64$	SMLAL, UMLAL	1
$(32 \times 32) + 32 + 32 = 64$	UMAAL	1
$32 \pm (32 \times 32) = 32$ (upper)	SMMLA, SMMLAR, SMMLS, SMMLSR	1
$(32 \times 32) = 32$ (upper)	SMMUL, SMMULR	1

Cortex-M4 utasításkészlet

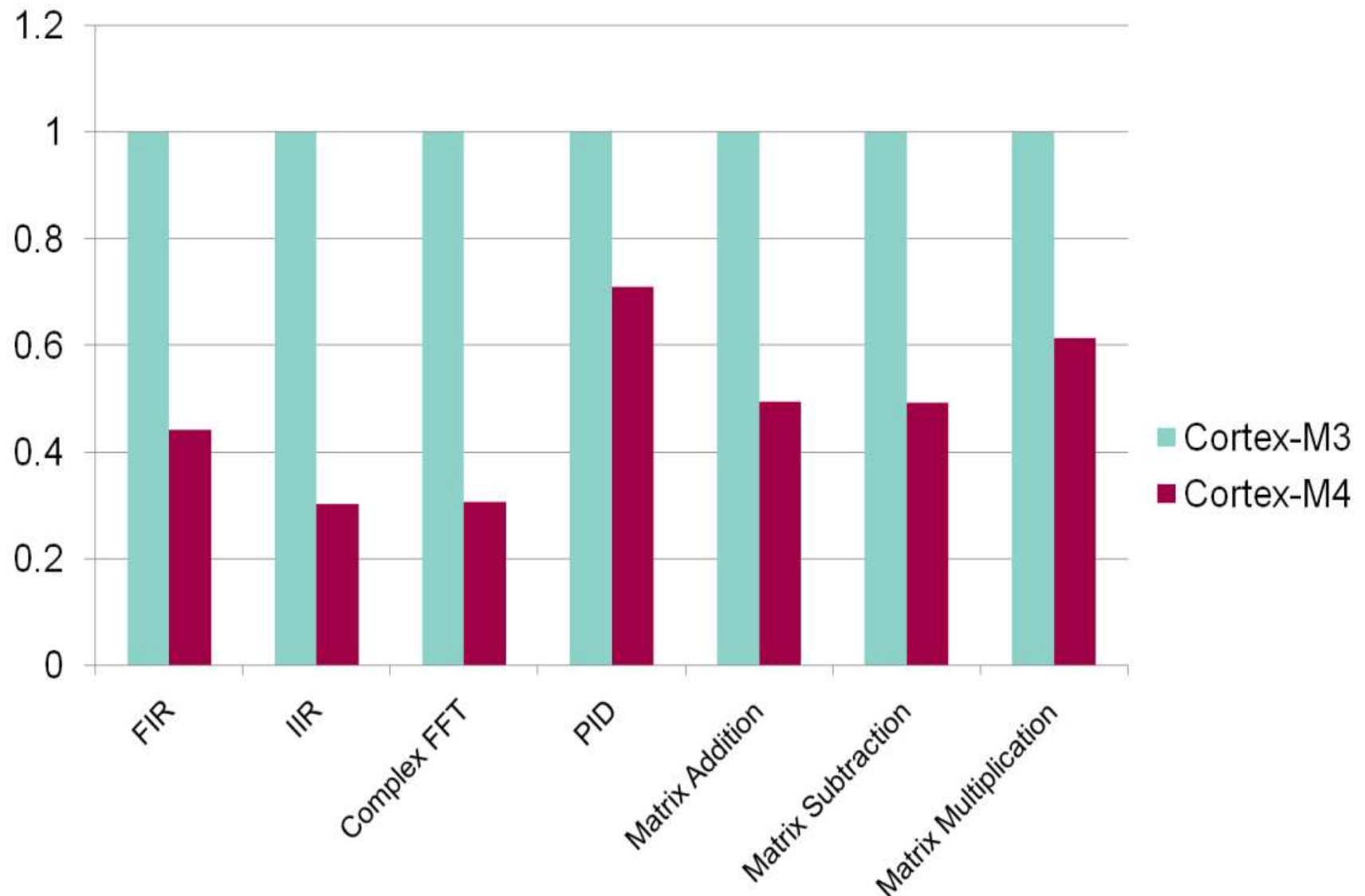
		Cycle counts		
CLASS	INSTRUCTION	ARM9E-S	CORTEX-M3	Cortex-M4
Arithmetic	ALU operation (not PC)	1 - 2	1	1
	ALU operation to PC	3 - 4	3	3
	CLZ	1	1	1
	QADD, QDADD, QSUB, QDSUB	1 - 2	n/a	1
	QADD8, QADD16, QSUB8, QSUB16	n/a	n/a	1
	QDADD, QDSUB	n/a	n/a	1
	QASX, QSAX, SASX, SSAX	n/a	n/a	1
	SHASX, SHSAX, UHASX, UHSAX	n/a	n/a	1
	SADD8, SADD16, SSUB8, SSUB16	n/a	n/a	1
	SHADD8, SHADD16, SHSUB8, SHSUB16	n/a	n/a	1
	UQADD8, UQADD16, UQSUB8, UQSUB16	n/a	n/a	1
	UHADD8, UHADD16, UHSUB8, UHSUB16	n/a	n/a	1
	UADD8, UADD16, USUB8, USUB16	n/a	n/a	1
	UQASX, UQSAX, USAX, UASX	n/a	n/a	1
	UXTAB, UXTAB16, UXTAH	n/a	n/a	1
	USAD8, USADA8	n/a	n/a	1
Multiplication	MUL, MLA	2 - 3	1 - 2	1
	MULS, MLAS	4	1 - 2	1
	SMULL, UMULL, SMLAL, UMLAL	3 - 4	5 - 7	1
	SMULBB, SMULBT, SMULTB, SMULTT	1 - 2	n/a	1
	SMLABB, SMLBT, SMLATB, SMLATT	1 - 2	n/a	1
	SMULWB, SMULWT, SMLAWB, SMLAWT	1 - 2	n/a	1
	SMLALBB, SMLALBT, SMLALTB, SMLALTT	2 - 3	n/a	1
	SMLAD, SMLADX, SMLALD, SMLALDX	n/a	n/a	1
	SMLSD, SMLSDX	n/a	n/a	1
	SMLSLD, SMLSLD	n/a	n/a	1
	SMMLA, SMMLAR, SMMLS, SMMLSR	n/a	n/a	1
	SMMUL, SMMULR	n/a	n/a	1
	SMUAD, SMUADX, SMUSD, SMUSDX	n/a	n/a	1
	UMAAL	n/a	n/a	1
Division	SDIV, UDIV	n/a	2 - 12	2 - 12

Single
cycle
MAC

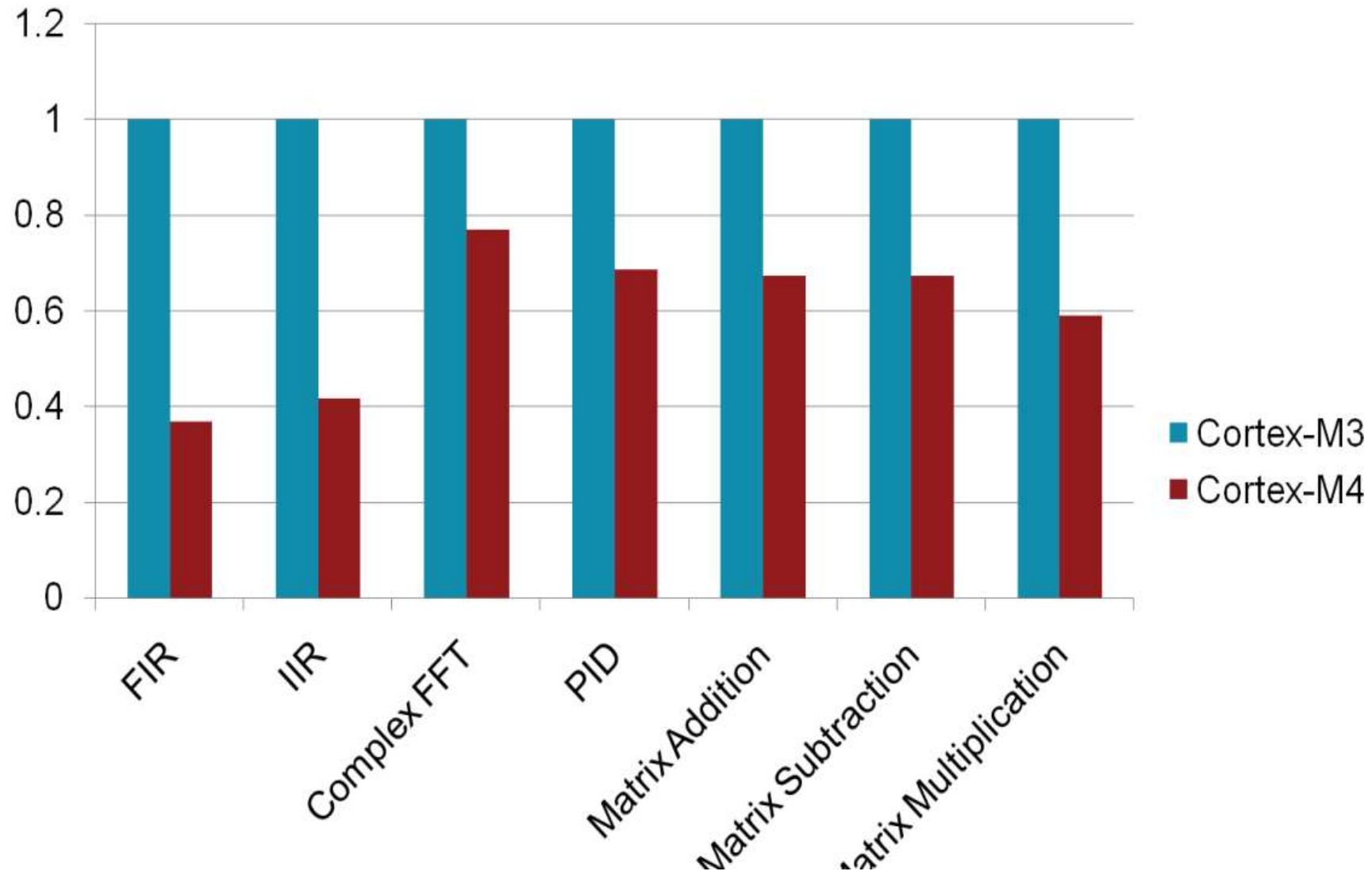
Cortex-M4 FIR szűrő

- DSP-n assembly kódban 1 ciklus
- Cortex-M4 standard C kóddal 12 ciklus
- Cirkuláris címezés használatával ugrások számának csökkentésével assembly-ben kb. 6 ciklus
- SIMD utasítások használatával kb. 2-3 ciklus (16-bit-es adaton)
- Köztes változók cash-elésével 1,5-2 ciklus
- Hasonló hatékonyságú mint egy normál DSP.

Cortex-M3, M4 összehasonlítás: 16 bites funkciók



Cortex-M3, M4 összehasonlítás: 32 bites funkciók



Lebegőpontos egység képességei

- IEEE 754 standard kompatibilis
- Külön floating point regiszter készlet
- Képességek
 - Összeadás, kivonás, szorzás, osztás, MAC, gyökvonás

OPERATION	CYCLE COUNT
Add/Subtract	1
Divide	14
Multiply	1
Multiply Accumulate (MAC)	3
Fused MAC	3
Square Root	14

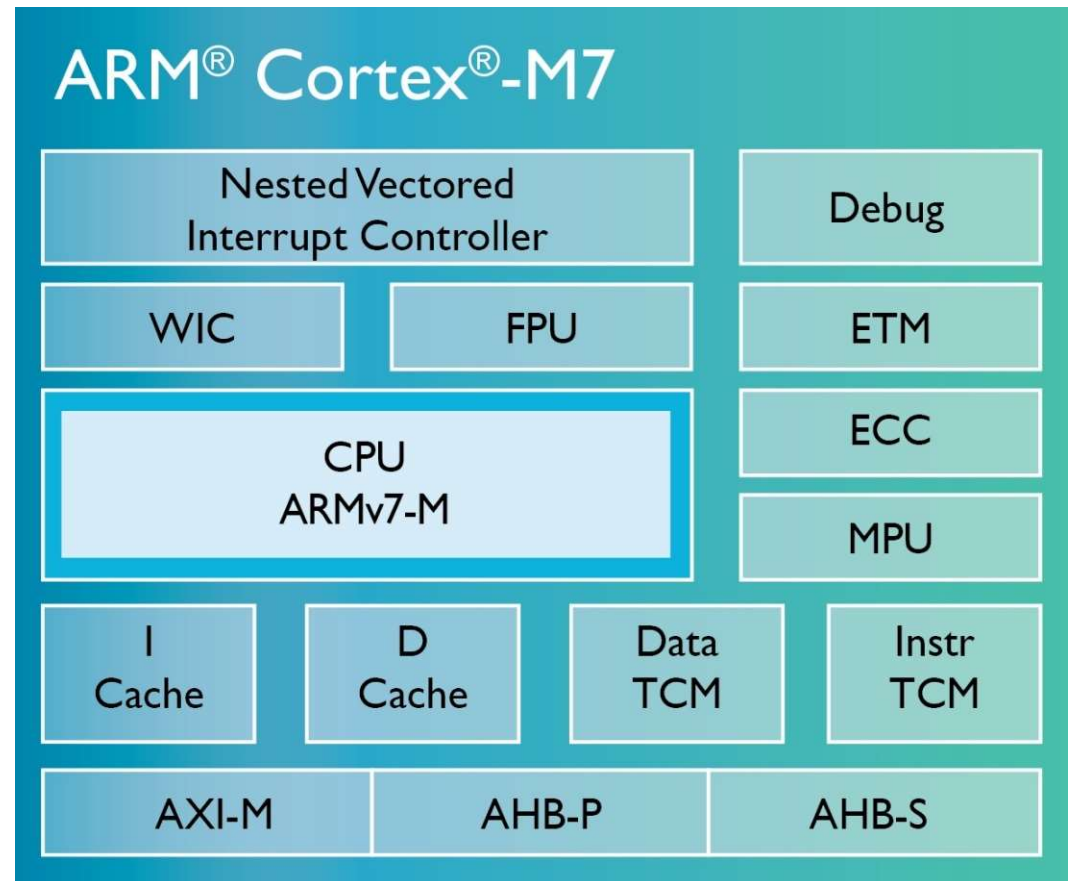
■ CMSIS DSP library

- Alap matematikai műveletek: vektorműveletek
- Gyors matematikai műveletek: sin, cos, sqrt stb.
- Interpoláció: linear, bilinear
- Complex math:
 - Statisztikák: max, min, RMS stb.
 - Szűrés: IIR, FIR, LMS stb.
 - Transzformációk: FFT
 - Mátrixműveletek
 - PID szabályozás

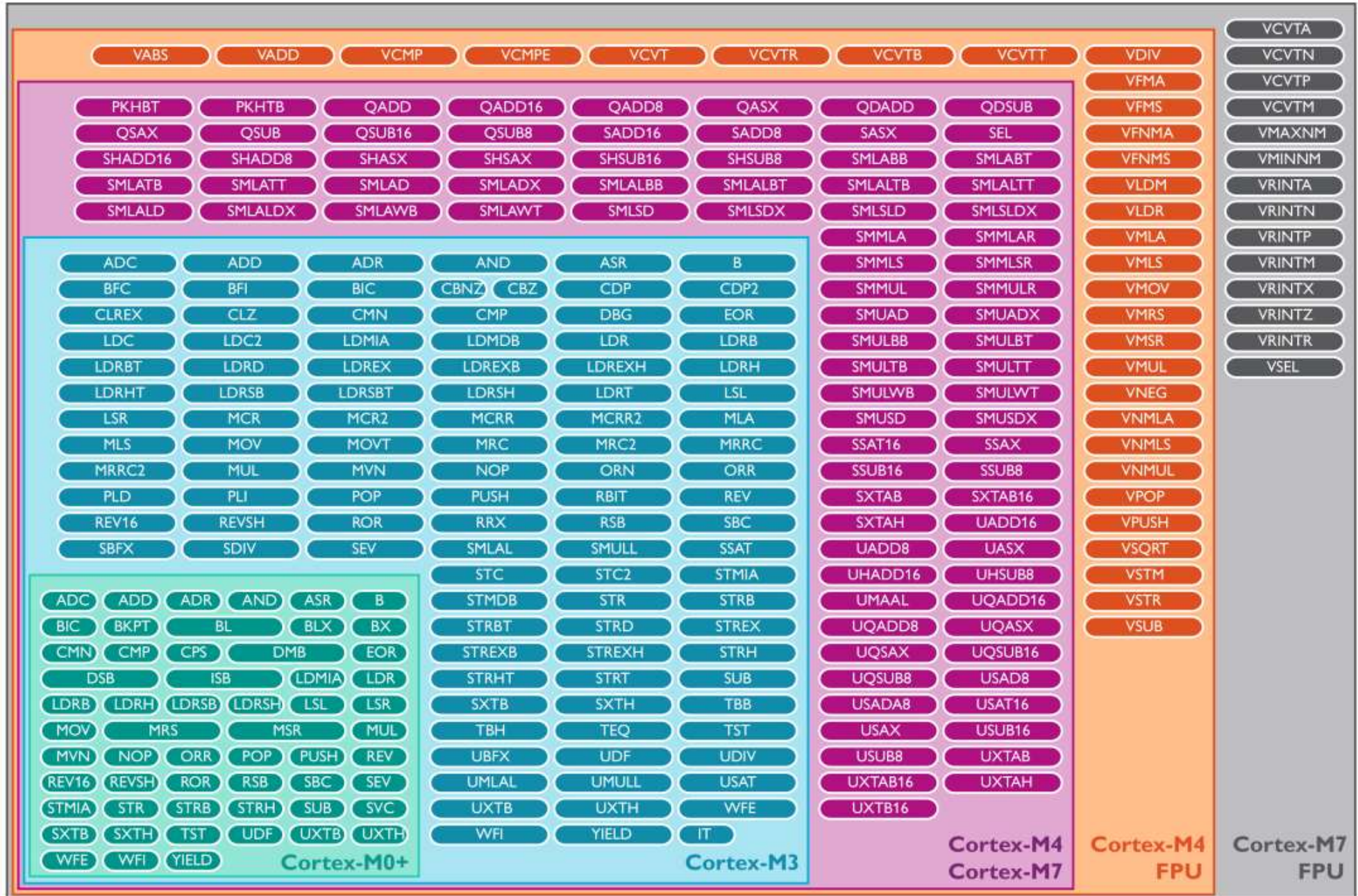
ARM Cortex-M7

Cortex-M7

- ARMv7-M architektúra
- Beépített lebegőpontos egység
- 6 állapotú pipeline
 - superscalar
 - branch prediction
- 2,14 – 3,23 DMIPS/MHz
- 0 – 64 kB 2 utas utasítás-cache
- 0 – 64 kB 4 utas adat-cache
- Nincs bit-band
- 8 vagy 16 tartományú MPU
- ECC Error Correcting Code
- Lock-step lehetőség

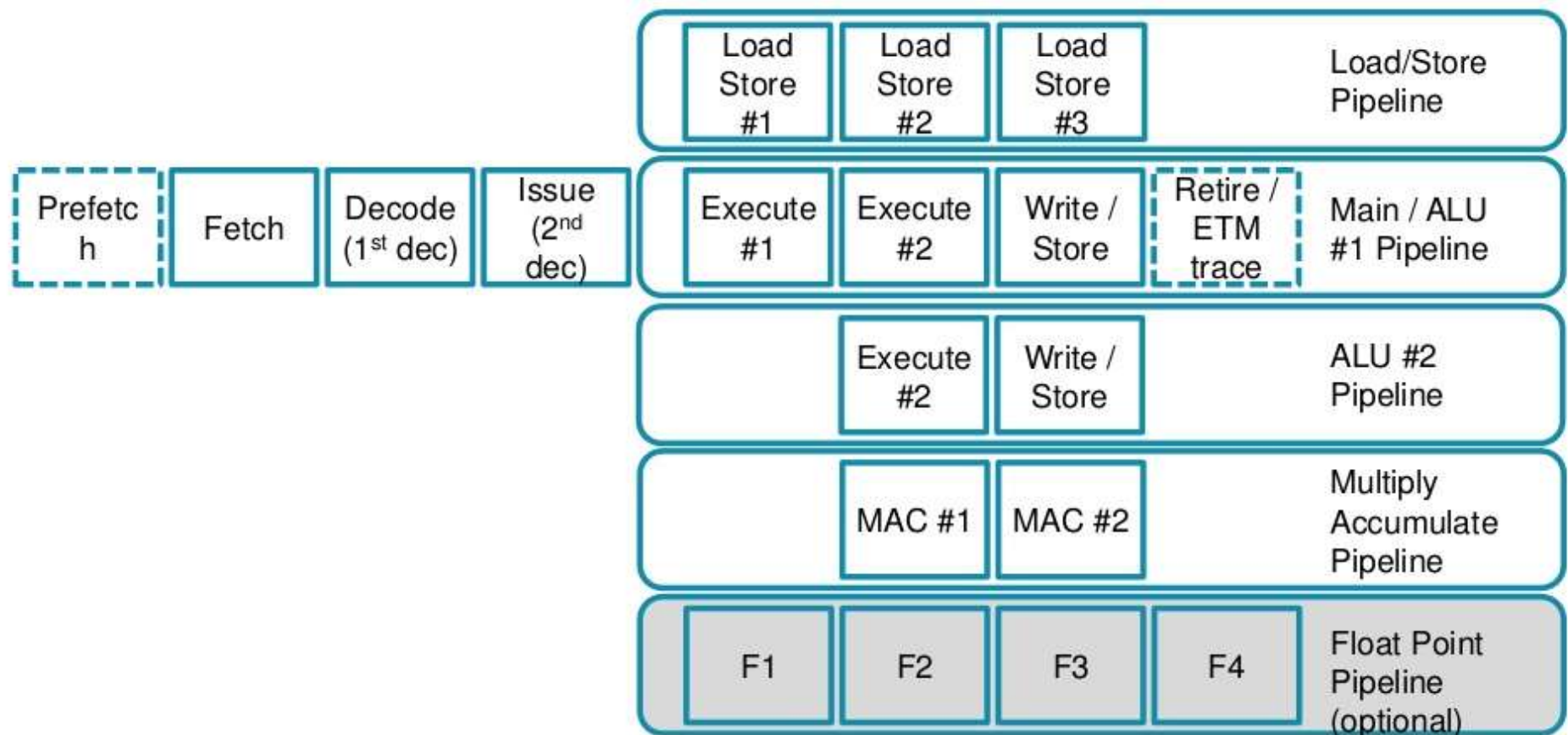


M7 utasításkészlet



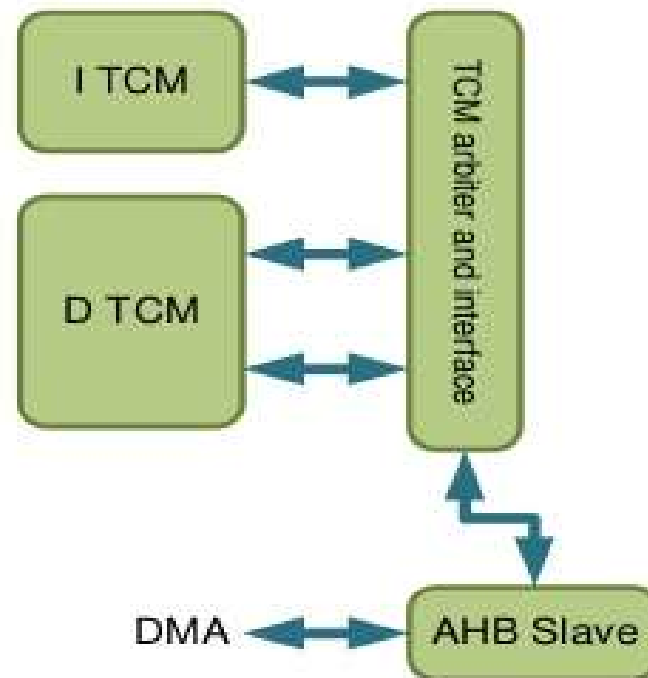
M7 pipeline

- 6 állapotú superscalar pipeline
 - duplázott shifter, ALU
 - Egy MAC
 - Egy floating point pipe



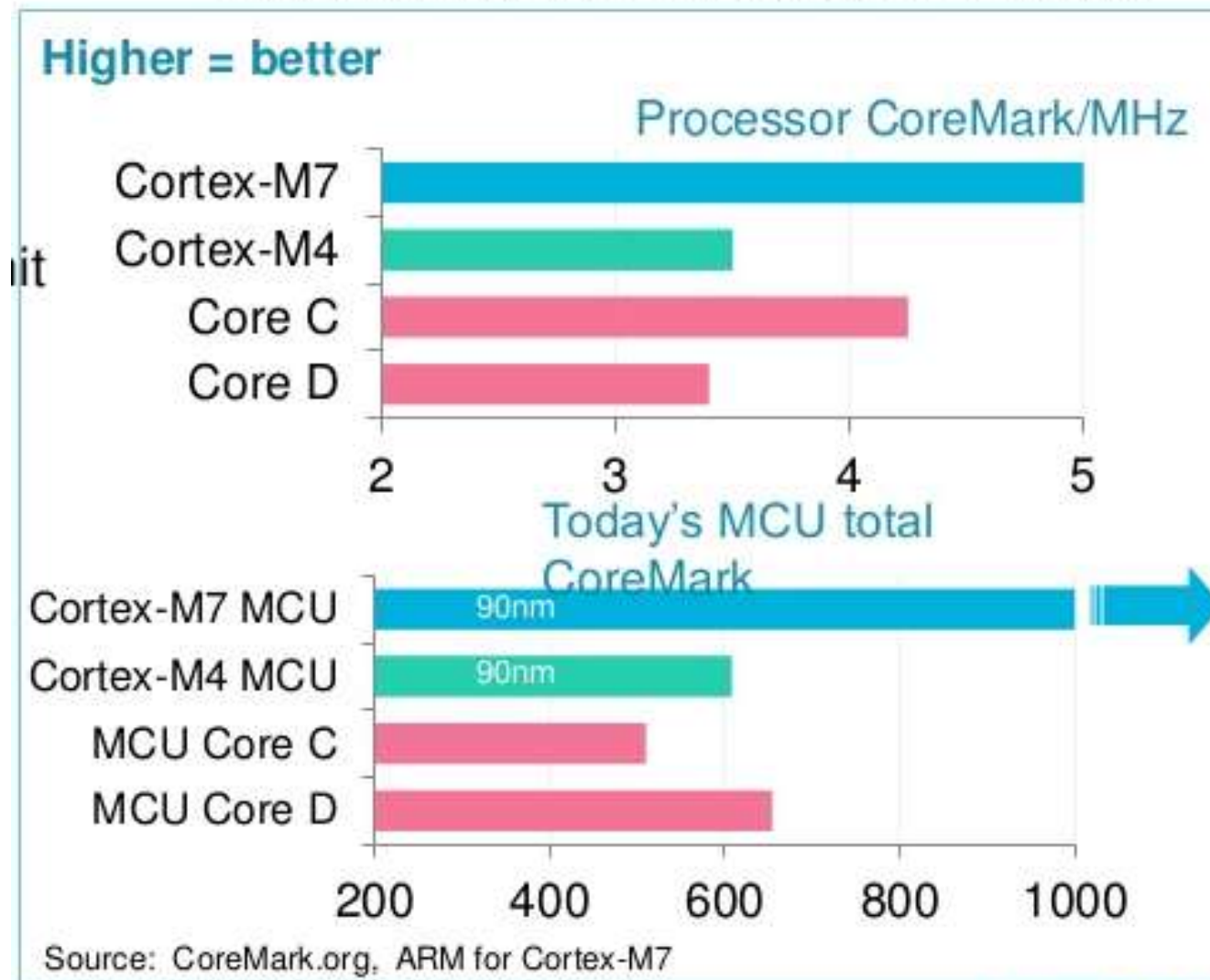
Tightly-coupled memory (TCM)

- Kis késleltetésű memória, amit a cache kiszámíthatatlansága nélkül lehet használni.
- 16 Mbyte-nyi memóriát támogat mind az utasítás-, mind az adatoldalon (utasítás 64 bites, adat 2x32 bites).



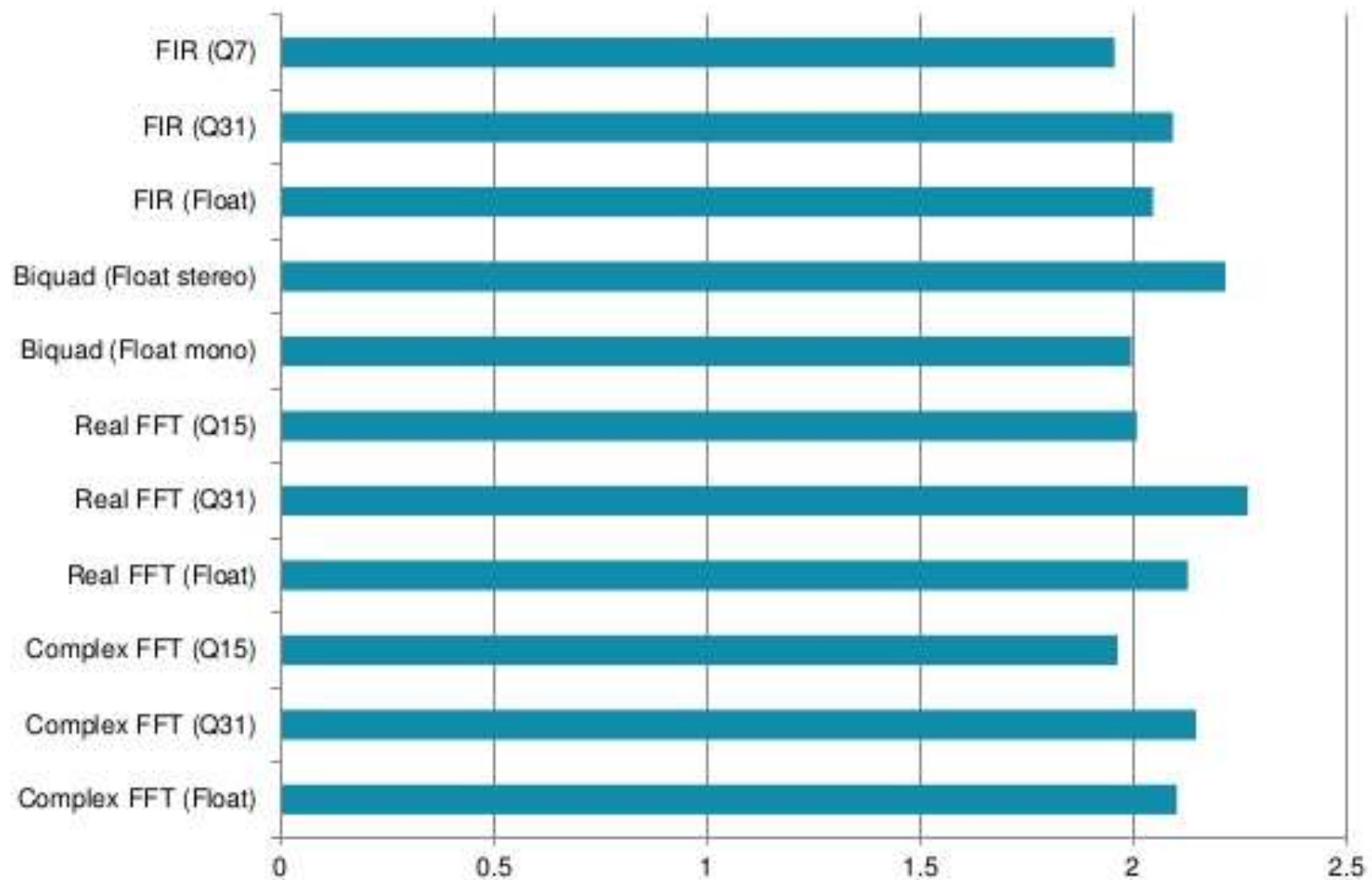
Teljesítmény-összehasonlítás

Highest core performance
combined with the efficiency of Cortex-M



DSP funkcionalitás

- Kétszeres átlagos teljesítmény a Cortex-M4-hez képest
- CMSIS library támogatás

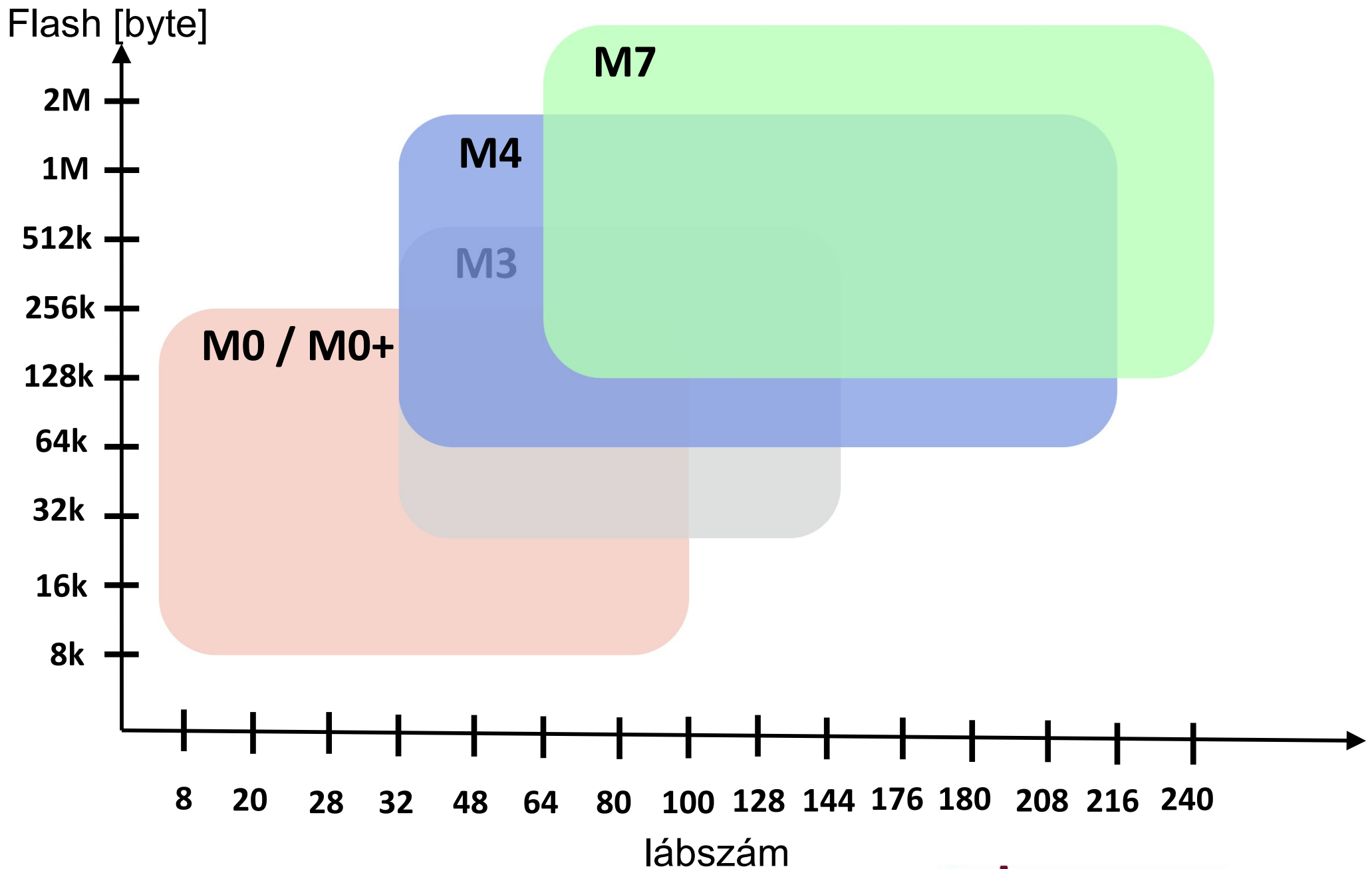


Cortex M0+, M3, M4, M7 összehasonlítás

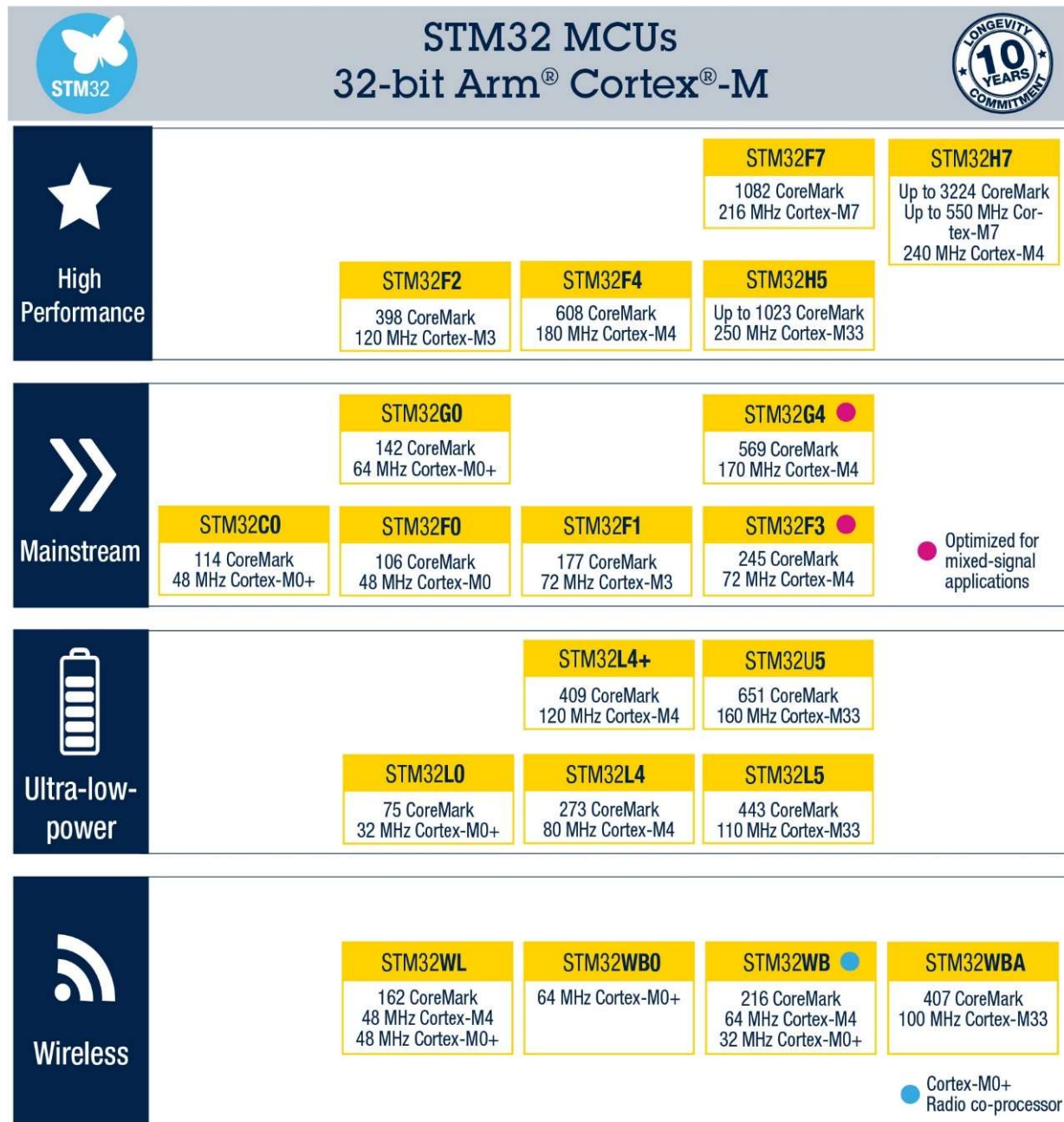
M0+, M3, M4, M7 összehasonlítás

	Cortex M0+	Cortex M3	Cortex M4	Cortex M7
Memória interfész	Neuman	Harvard	Harvard	Harvard
Utasítás készlet	Redukált többnyire 16-bites	Kiterjesztett fix pont	DSP: SIMD, MAC utasítások, Lebegőpontos támogatás	DSP: SIMD, MAC utasítások, Lebegőpontos támogatás
SIMD utasítás	nem	nem	igen	igen
Lebegőpontos utasítások	nem	nem	opcionális, 32bit	opcionális, de 64bit is lehet
Pipeline	2 ütemű	3 ütemű	3 ütemű	6 ütemű
Superskalár	nem	nem	nem	igen
Külső IT-k max száma	32	240	240	240
Cache	nincs	nincs	nincs	0 – 64 kB utasítás és adat
Jellemző flash méret	4k - 256k	32k-512k	64k-2M	64-2M
Jellemző RAM méret	2k - 256k	4k - 128k	16 - 640k	256k - 1,4 M
Jellemző lábszám	8 - 100	32 - 144	32 - 216	64 - 240
Memory protection unit	opcionális	opcionális	opcionális	opcionális

Cortex M magú mikrovezérlők

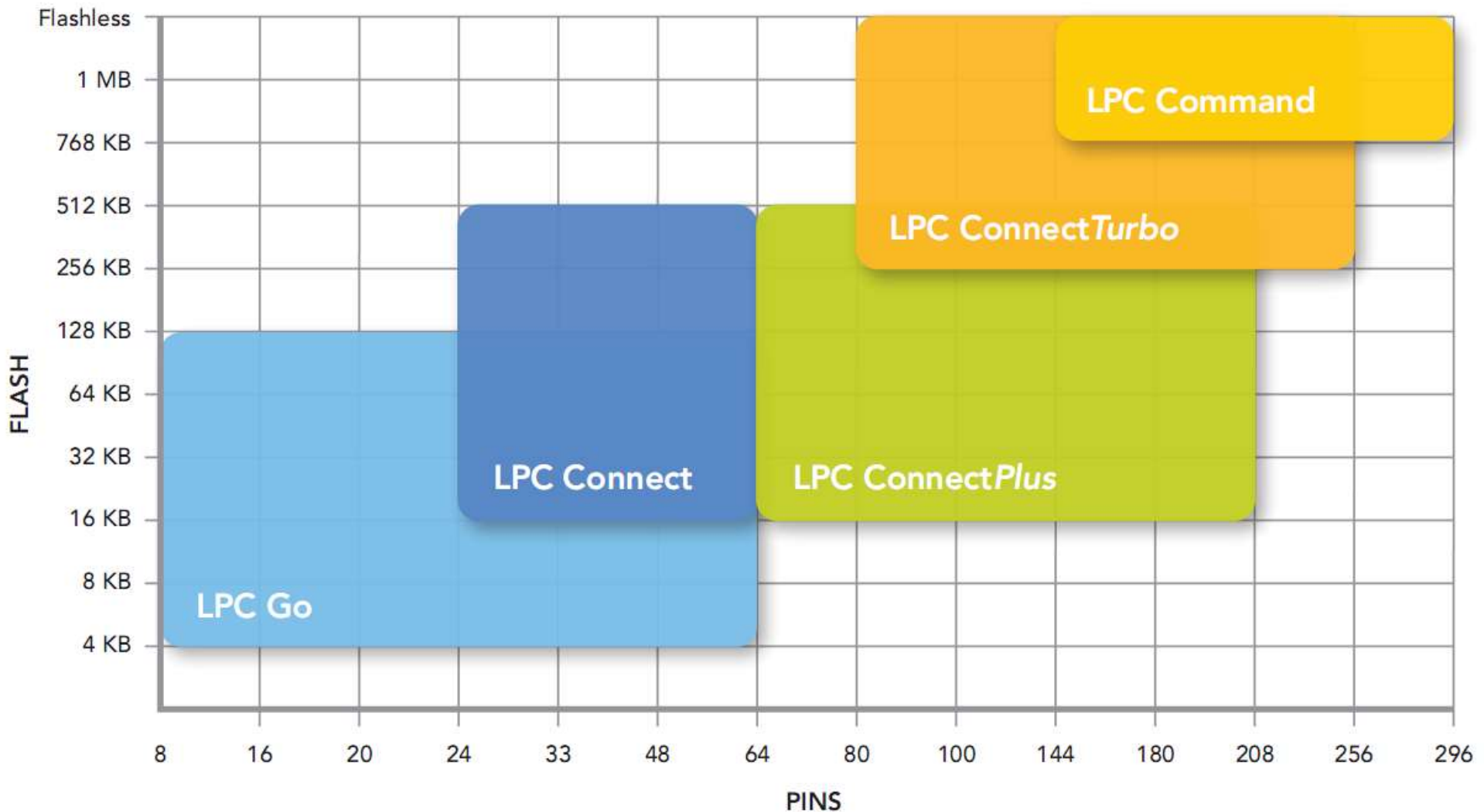


ST portfolio



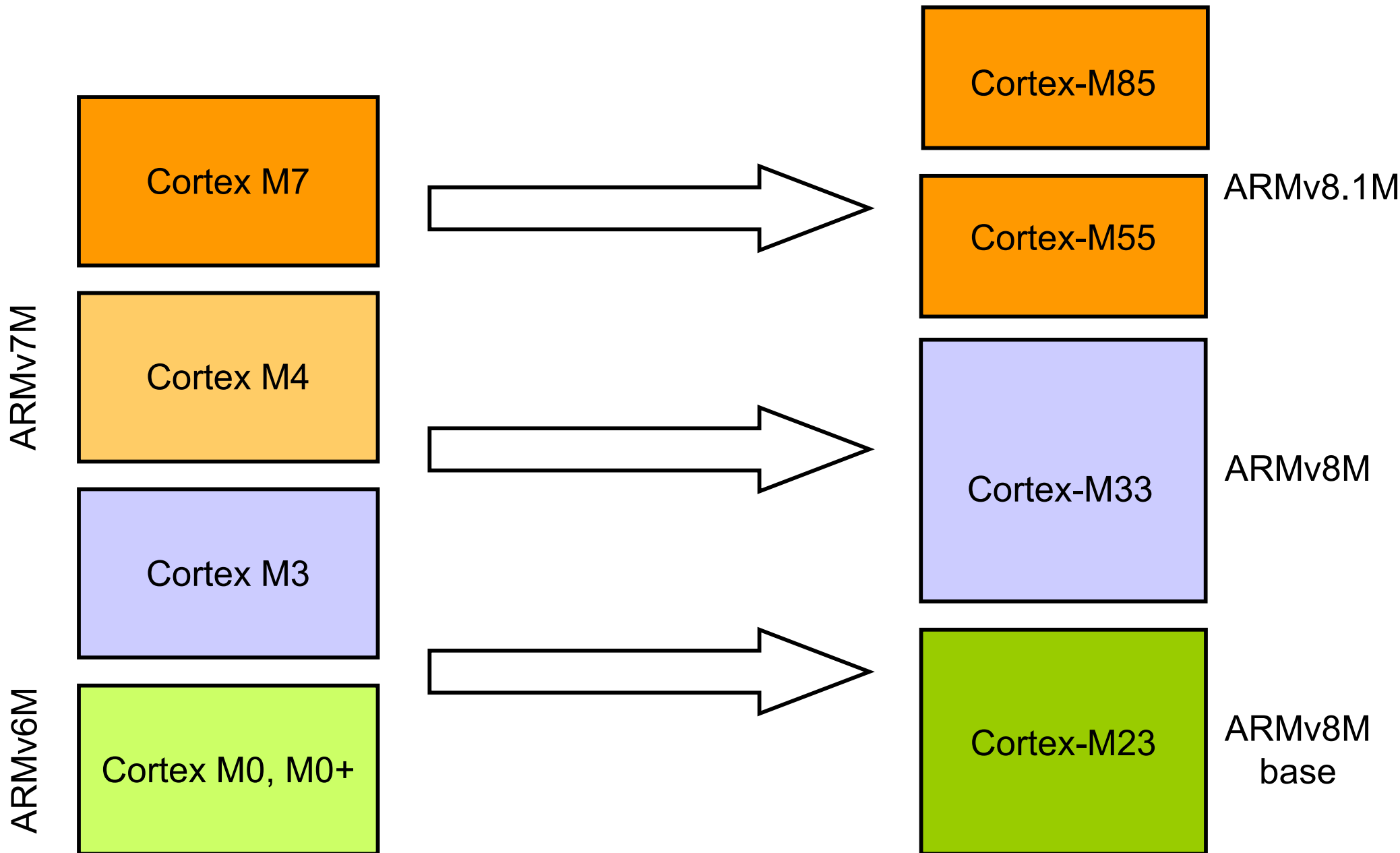
NXP portfólió

LPC portfolio overview



Új Cortex M generáció

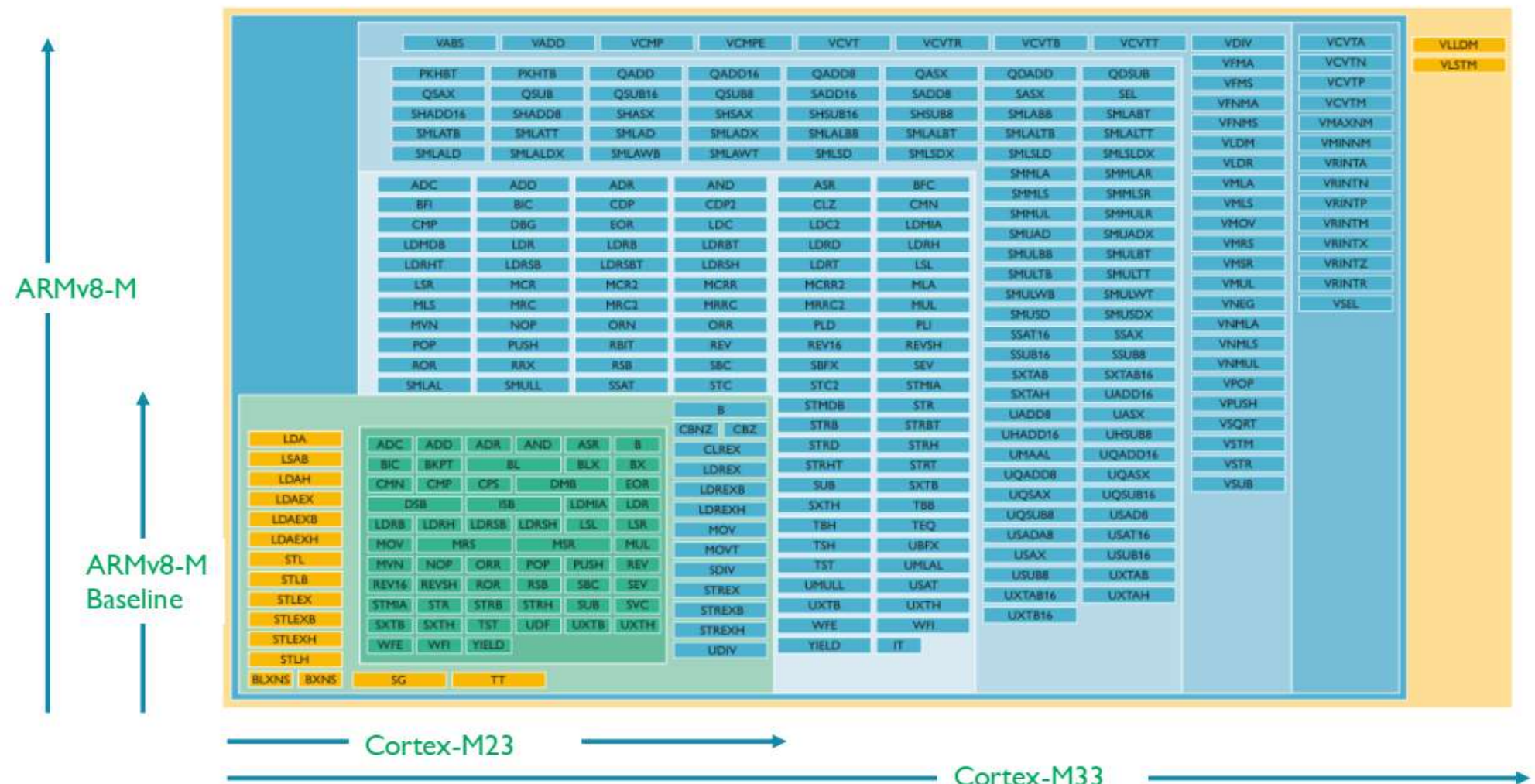
Új magok szerepe



Általános ARMv8M tulajdonságok

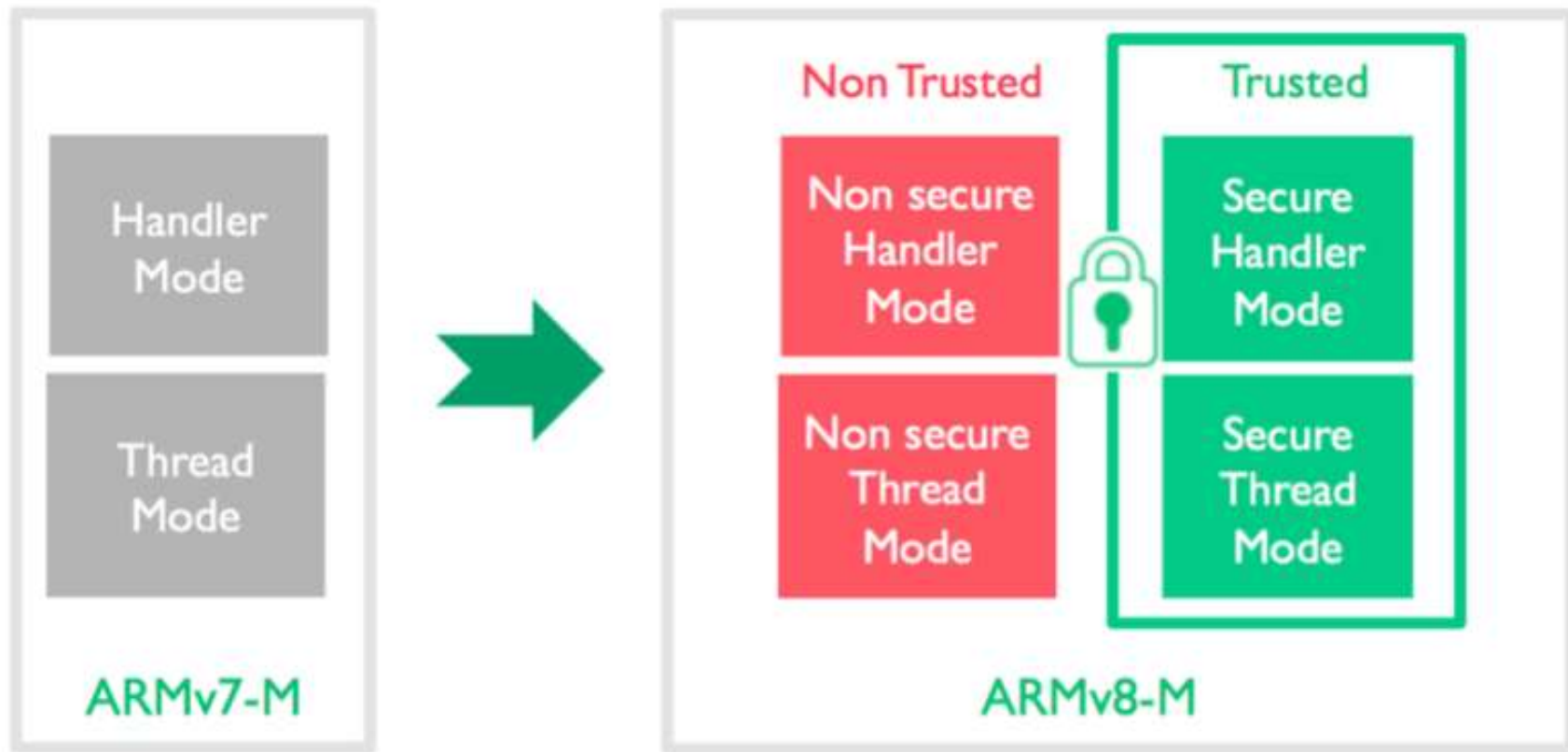
- Stack limit registers
 - Alkalmas a stack limit túllépés figyelésére, és esemény kiváltására
- Szinkronizációt támogató primitívek
 - LOAD Exclusive
 - STORE Exclusive
- Nincs bit-band
- Trust Zone
 - Safety funkciók leválasztva, kifejezetten IoT és egyéb szenzitív környezetekre

ARMv8M utasításkészílet



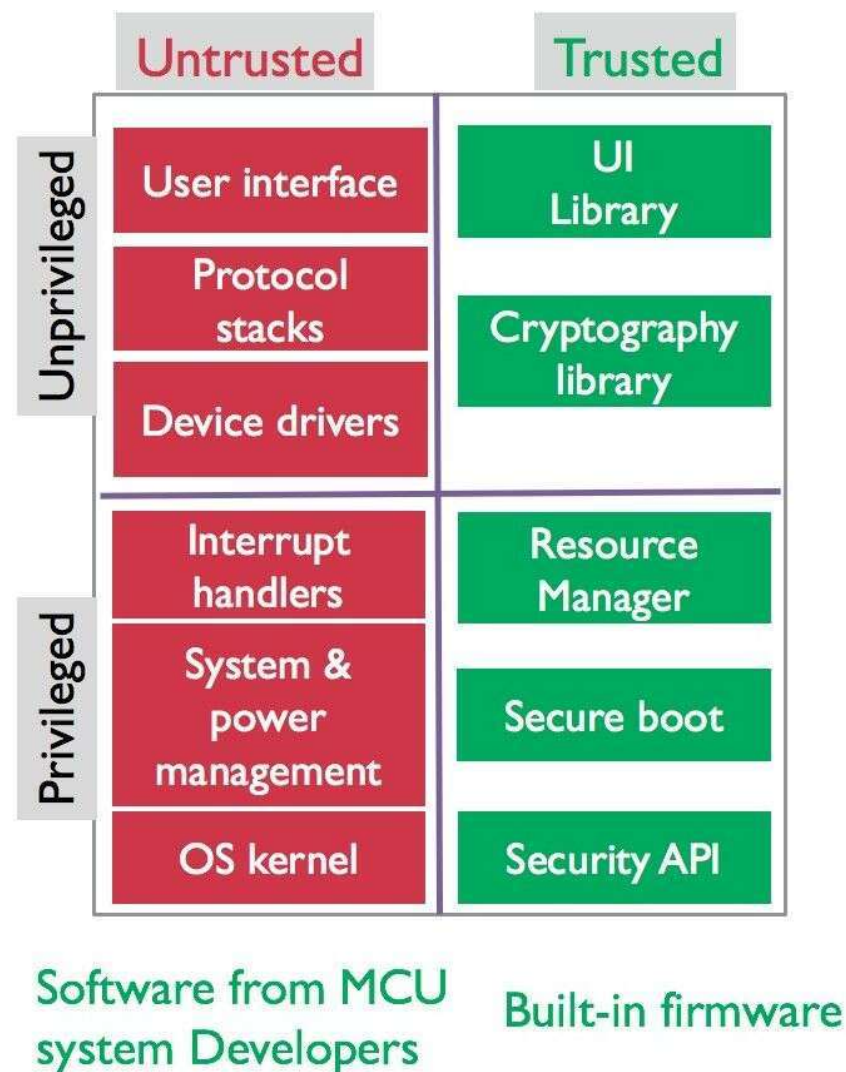
Trust Zone

- Memória Secure és nem Secure részre bontása, fejlettebb szeparáció, mint a Memory Protection Unit
- Külön bank-olt stack pointer-ek a secure módra
- Külön secure, non secure IT tábla lehetőségek

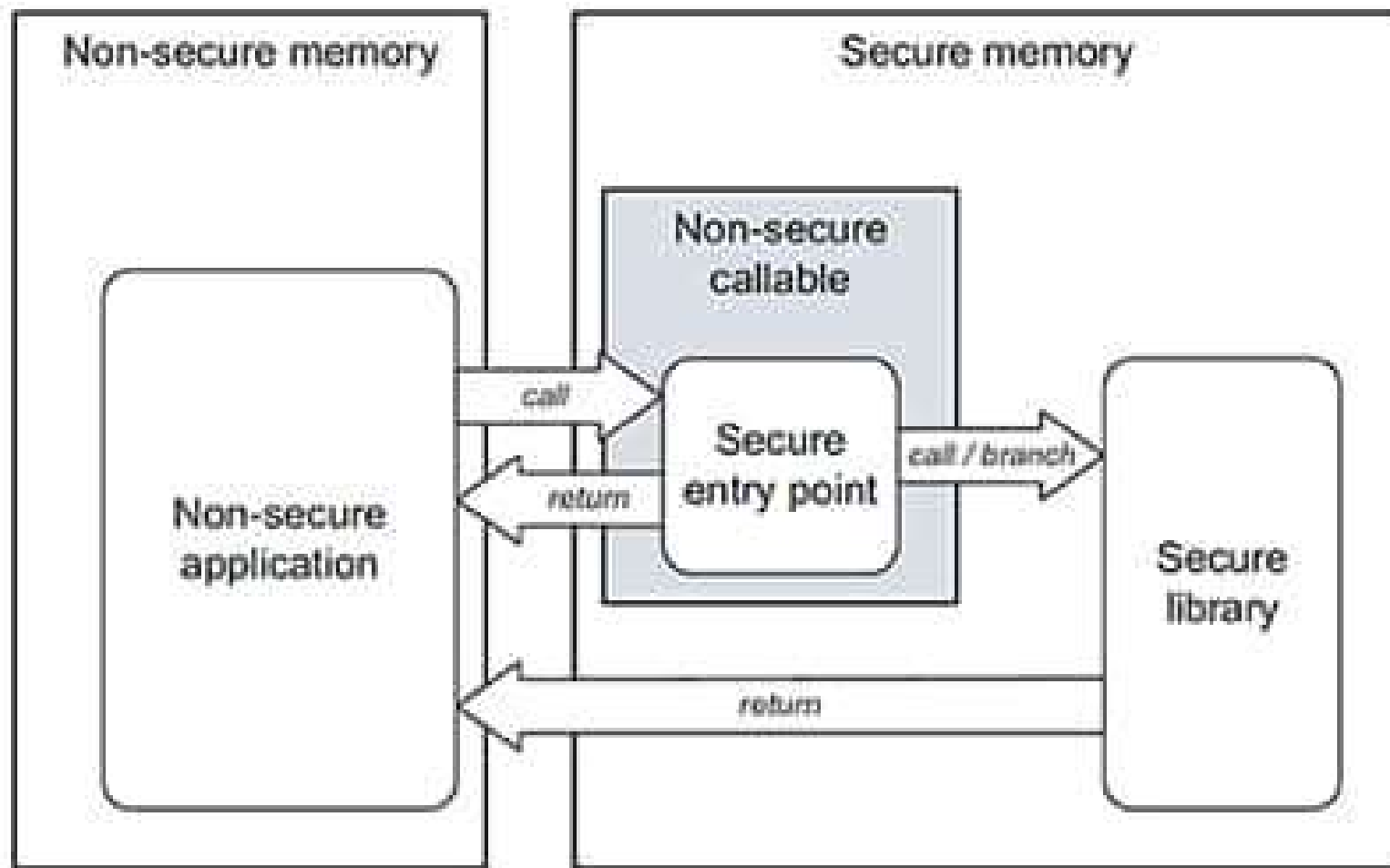


Mire használható a Secure rész

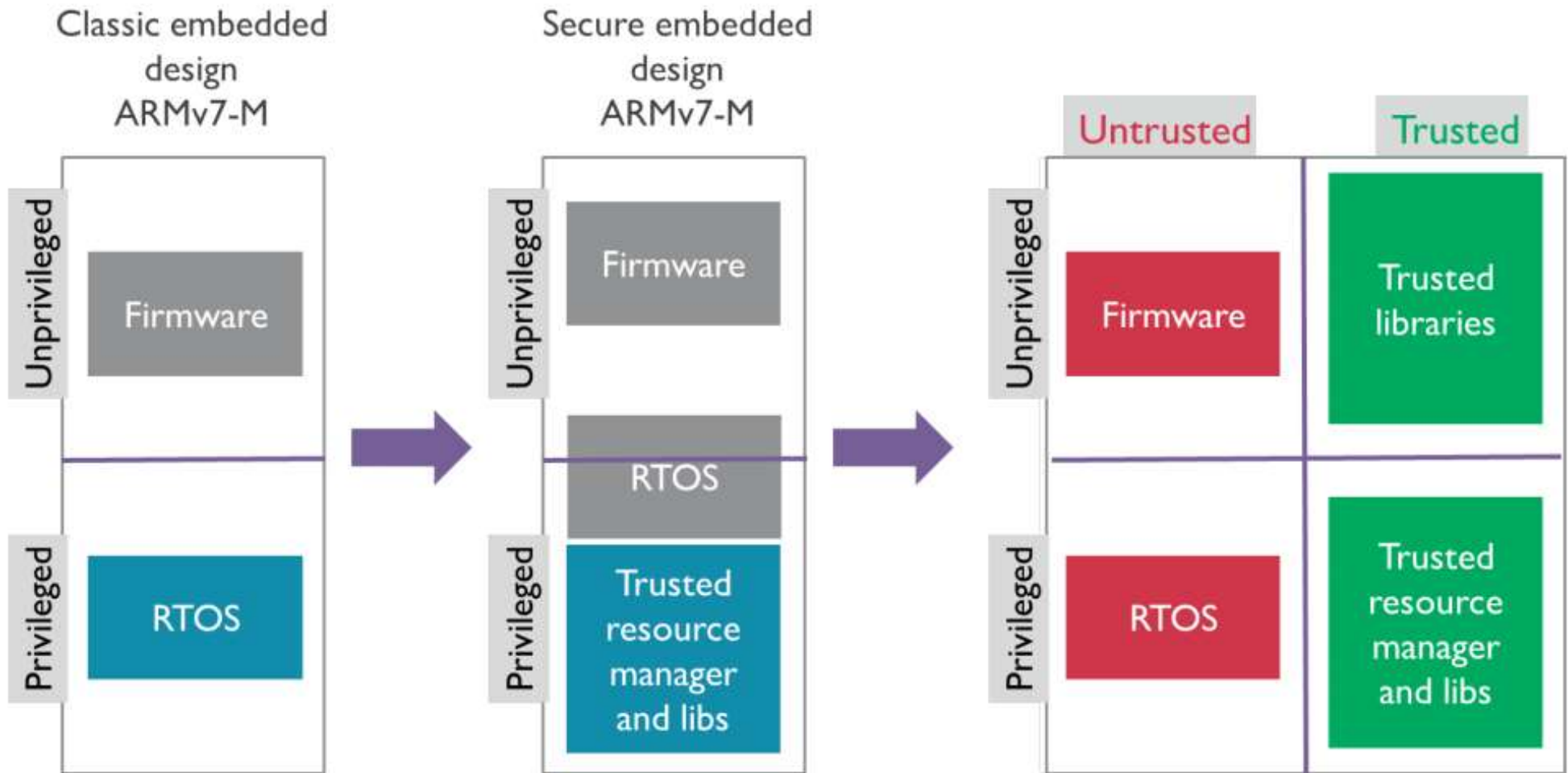
- Minden olyan tehető Secure részbe, amit nem engedünk megváltoztatni, vagy kiolvasni a user code által
 - Licencelt szoftver stack
 - Titkosítási key-ek, és algoritmusok



Trust Zone

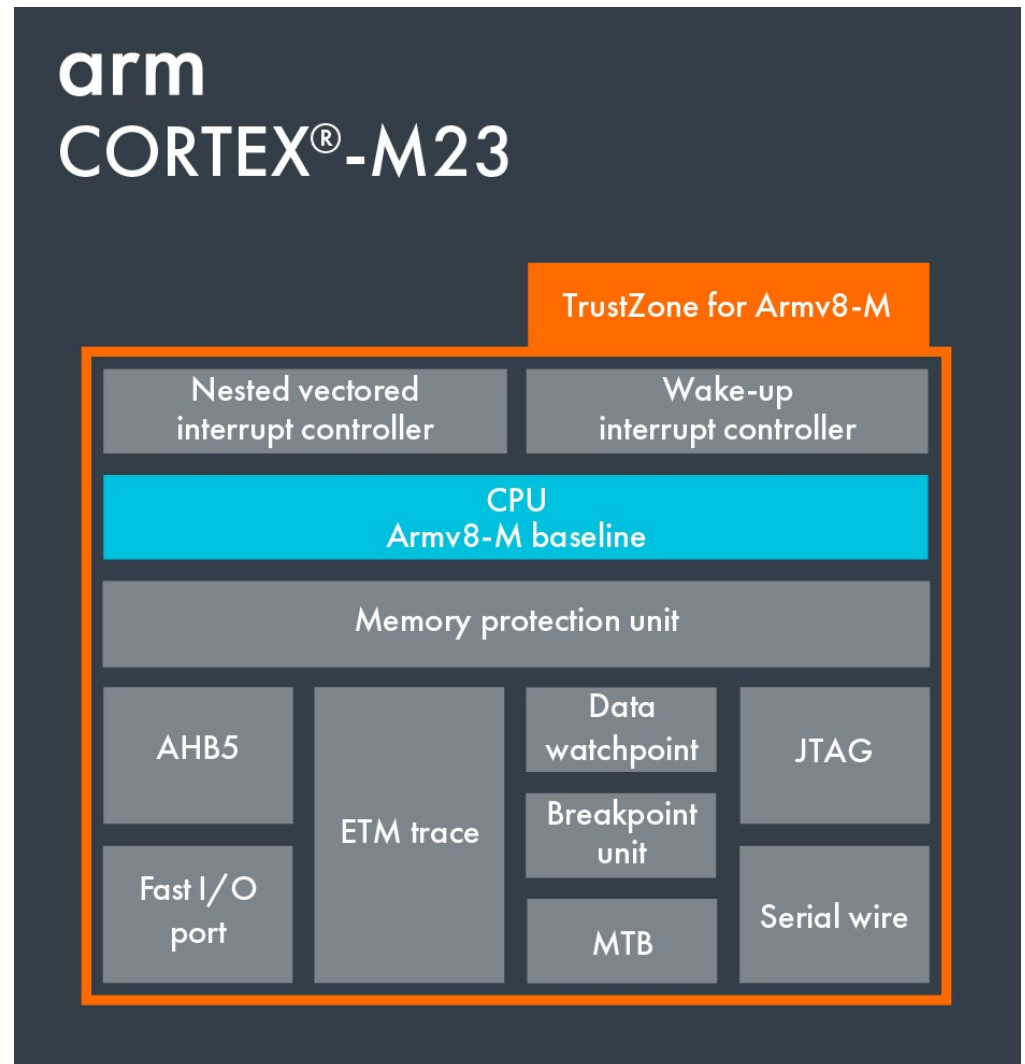


Trust Zone



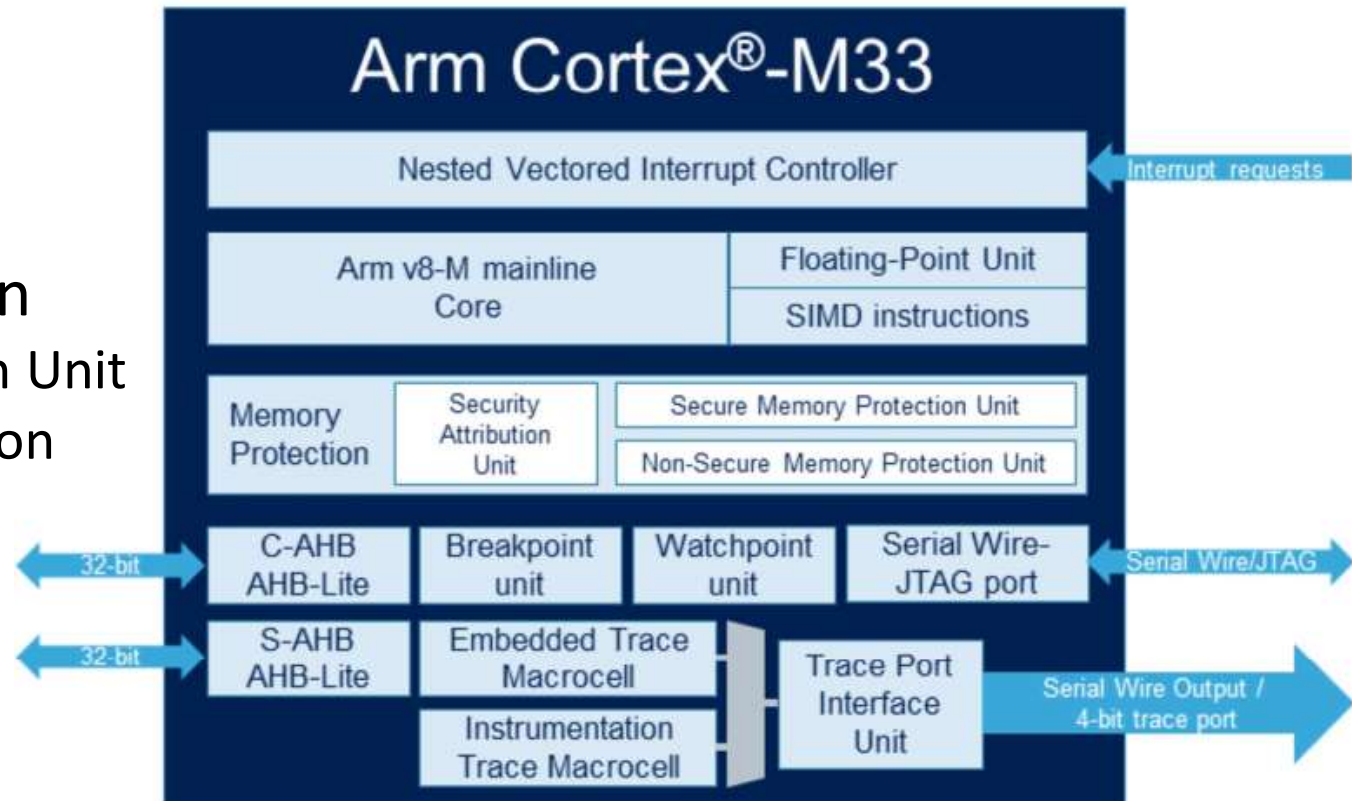
Cortex-M23

- ARMv8-M baseline architektúra
- Erősebb utasításkészlet, mint az M0+
- 2 elemű pipeline
- 0.98 DMIPS/MHz (M0+ 0.95)
- 2.64 CoreMark/MHz (M0+ 2.46)



Cortex-M33

- ARMv8-M architektúra
- Beépített lebegőpontos egység
- 3 állapotú pipeline
 - Floating point
 - SIMD utasítások
- Memória protection
 - Security Arbitration Unit
 - 2 Memory protection unit



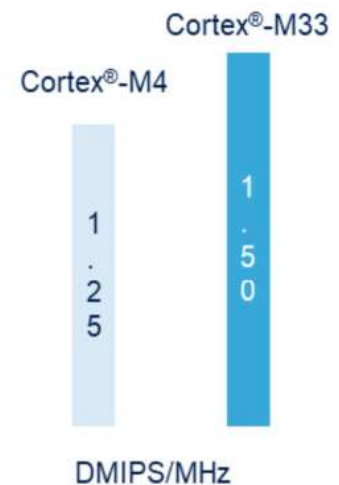
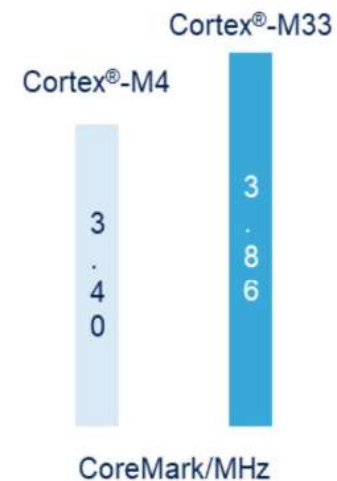
Cortex-M33 vs M4

- Bővített funkcionalitás
- Nagy különbség a TrustZone

Cortex®-M4	Cortex®-M33
ETM	TrustZone®
NVIC, 240 IRQs	Stack limit checking
MPU (PMSAv7)	Enhanced debug
AHB lite	Coprocessor I/F
FPU	ETM/MTB
SIMD/DSP	NVIC, 480 IRQs
WIC/SMD	MPU (PMSAv8)
Serial Wire/JTAG	AHB5
ARM V7-M	FPU
	SIMD/DSP
	WIC/SMD
	Serial Wire/JTAG
	ARM V8-M Mainline

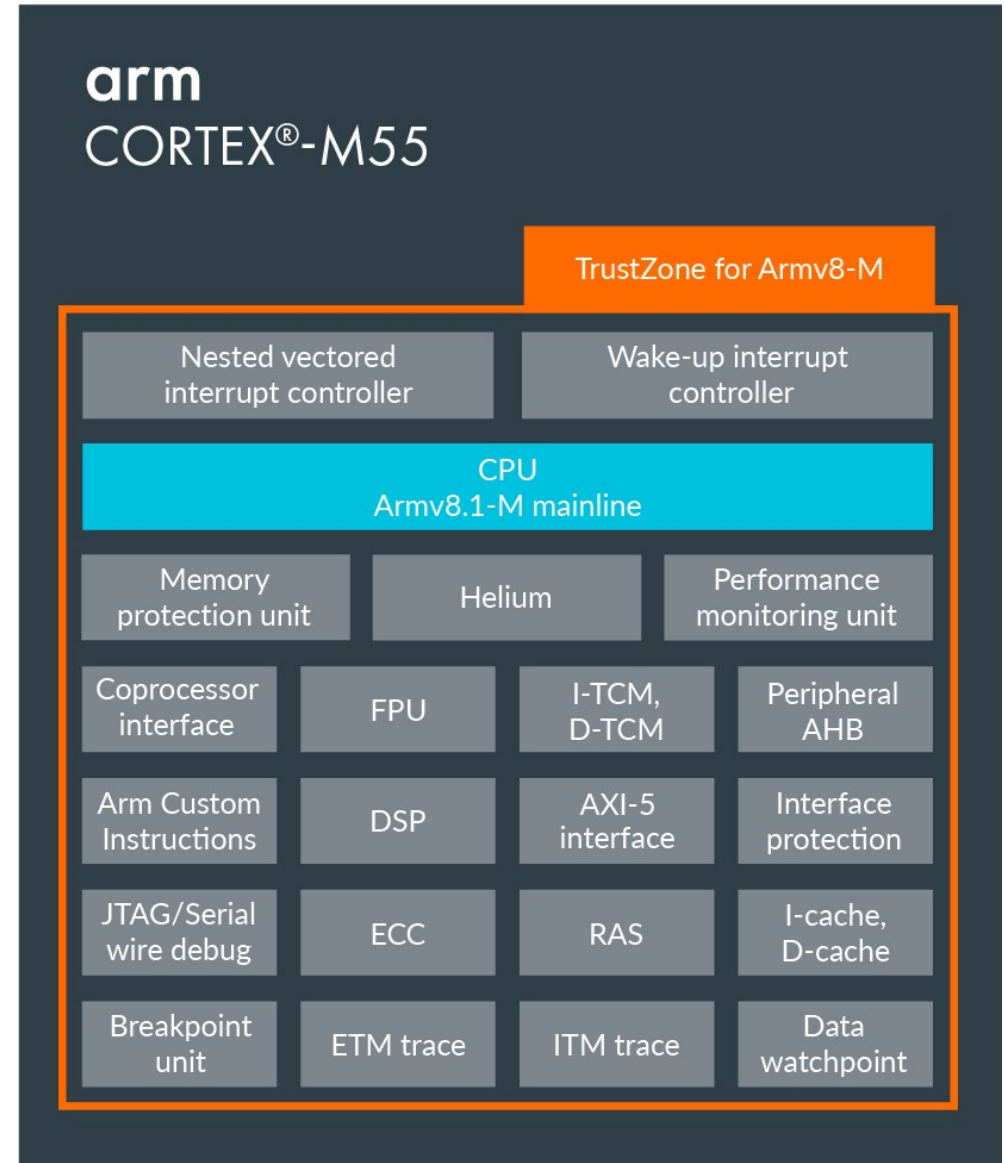


 New/enhanced



Cortex-M55

- ARMv8.1-M mainline architektúra
- 4 elemű pipeline
- Sokkal erősebb lebegőpontos egység
- Helium kiterjesztés lebegőpontos vektor műveletekhez
 - MI támogatás
 - Edge támogatás
- Utasítás és adat cache
- 1.6 DMIPS/MHz (1.25 DMIPS/MHz M4)



Cortex-M85

- ARMv8.1-M architektúra
- 7 elemű pipeline
- 64-bites main buszrendszer
- 32-bites SIMD utasítások
- Helium kiterjesztés lebegőpontos vektor műveletekhez
 - MI támogatás
 - Edge támogatás
- Utasítás és adat cache
- 3.13 DMIPS/MHz (2.14 M7)

