

Programmable Chip System on a ~~Chip~~

Lazányi János

2010



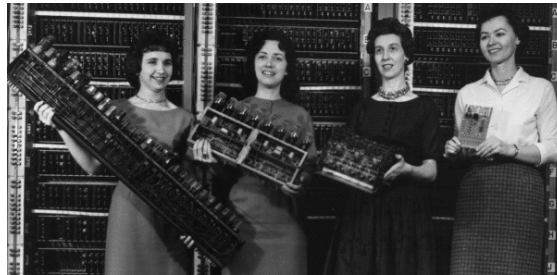
Tartalom

- A „hagyományos” technológia
- SoC / PSoC
- SoPC
- Fejlesztés menete
- Mi van az FPGA-ban?

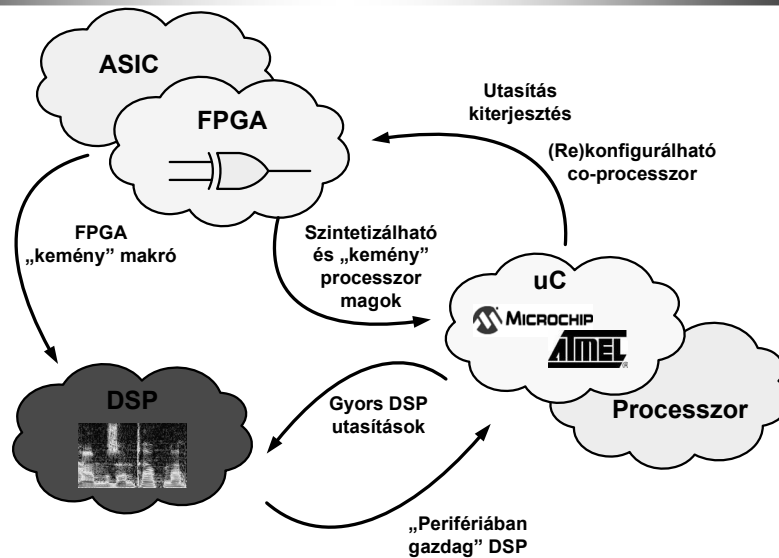




A hagyományos technológia



Elmosódó határvonalak

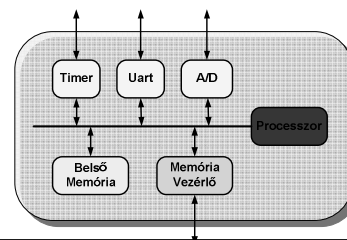


SoC PSoC

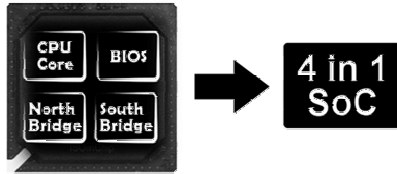


SoC (System-on-Chip)

- Egy chipes rendszer, amely analóg, digitális és MEMS (micro-electro-mechanical system) részeket tartalmaz (*IBM*)
- Egy chipes rendszer amely analóg és digitális egységeket tartalmaz. (*Lucent*)
- Egy chipbe integrált digitális rendszer (*Synopsys*)

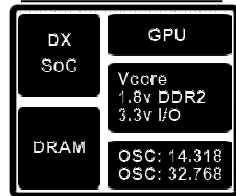


Vortex x86 SoC



- 600MHz- 1 GHz
- 256 K L2 Cache
- Embedded BIOS
- 16 bit DDR2 controller
- PCI + ISA +LPC
- USB 2.0 + 5 x RS232
- IDE + GPIO

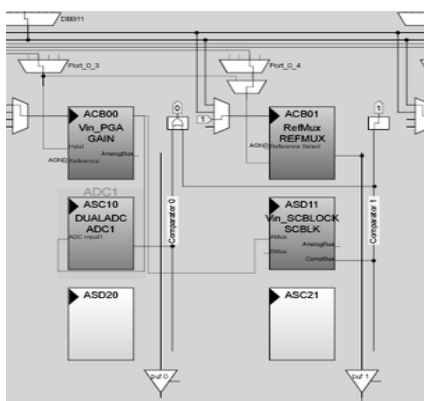
Vortex86DX CPU Board



Power Consumption 5 Watts

Page 7

PSOC (Cypress)



- **Microcontroller**
- **16 digitális blokk**
 - pl. PWM
- **12 analóg blokk**
 - Erősítők
 - Kapcsolt-kapacitás

Page 8

Minden út SoC irányba vezet

Virtex 5 FPGA (Xilinx)	TMS320C6474 DSP (TI)
5 bemenetű LUT technológia	3 db 16 bites fix pontos mag
550 Mhz	1 Ghz
1 Mbyte BRAM memória	3 Mbyte L2 RAM

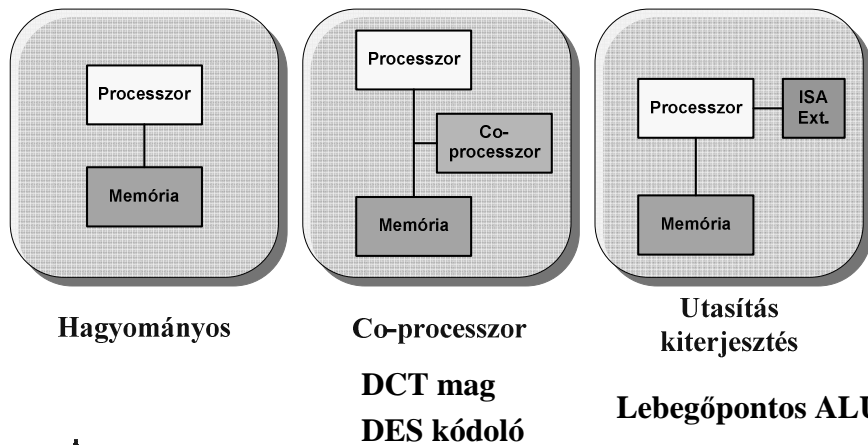
4 GEthernet MAC	GEthernet MAC
PCI Express (x8)	PCI interfész
1000+ I/O láb	64ch DMA
16 csatorna Rocket IO	Rocket IO



Page 9

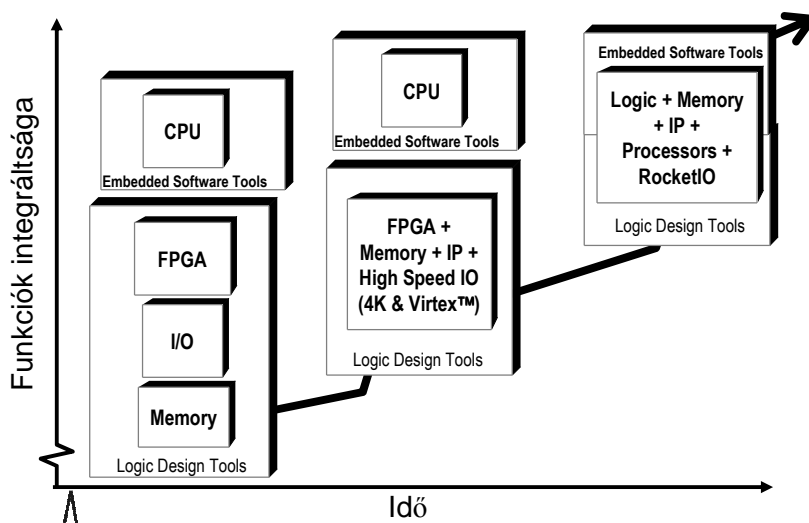
SOPC

Utasítás kiterjesztés – Co-processor



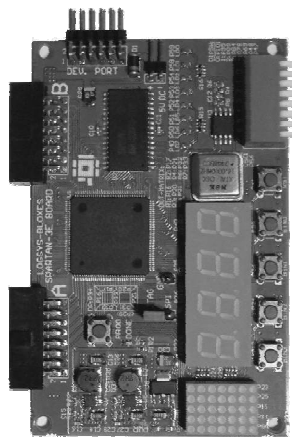
Page 11

Az FPGA integráció fejlődése



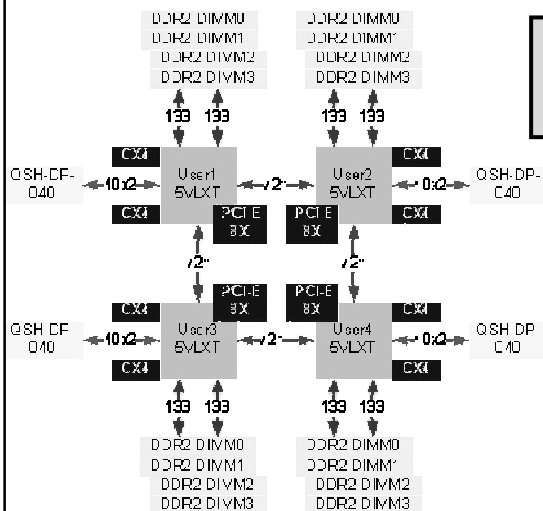
Page 12

Logsys Spartan-3E



- **1 x Spartan 3 FPGA (\$ 20)**
 - 250 ezer kapu
 - 12 BRAM
 - 12 szorzó
- **SRAM**
- **FLASH**
- **LED etc.**

BEE 3



- **32 Microblaze / FPGA**
- **4x OpenSPARC T1 (w. Cache)**

- **4 x Virtex-5 FPGA (\$2000)**
- **16 x DDR2 memória**
- **Nagysebességű összeköttetés**
- **4 x PCI Express (x8) csatlakozó**
- **4 x QSH-DP (LVDS) csatlakozó**
- **8 x 10 GBit/s-es CX-4 Interfész**
- **4x 1 GBit/s Ethernet**

Spirothor

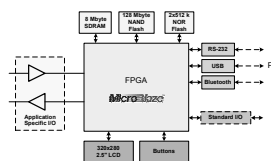


- Spartan 3 FPGA
- SDRAM
- NAND Flash
- NOR Flash
- 3 UART
- Áramlásmérő IF
- uC Linux

Page 15

Overview

- Design specification
- Single chip FPGA solution
- Special features
 - Embedded QVGA controller
 - System configuration
 - Direct sound playback
- Results



Page 16

Design Specification

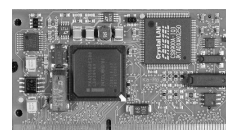
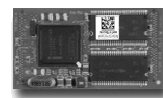
- **System and memory**
 - 32 bit embedded processor
 - NOR Flash & SDRAM memory for application code
 - NAND Flash for bulk data storage
- **User interface**
 - Multiplexed keyboard input
 - Graphical User Interface (QVGA color LCD)
 - Audio playback capability
- **Connectivity**
 - USB, Bluetooth and RS232 PC connection
 - Thermal printer interface
- **Application specific digital interface**
- **Low power consumption, built-in Li-Ion battery**
- **Small size & low cost**



Page 17

COTS solution

- Intel - PXA or AMD (RM) – Alchemy
- Small form factor modules available
- Integrated peripherals
 - LCD controller
 - RTC, SPI, keyboard & user I/O
 - AC97 Codec IF
 - 2 UARTs / USB
- Embedded operating system support
- Problems:
 - Serial port number
 - Application specific I/O
 - ~1000 mW power consumption
 - Price



Page 18

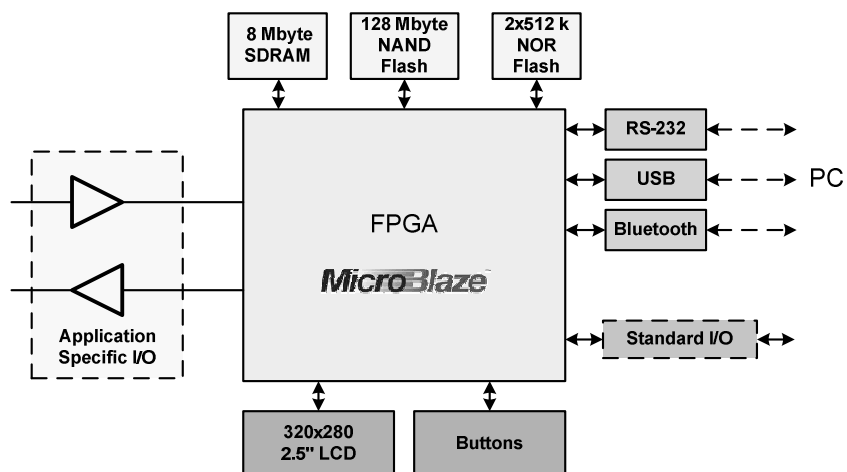
FPGA solution

- Hardware can be tailored to specification
- Single chip controller solution
- Full embedded development software available
- Integrated peripherals
 - Standard
 - Third party IP
 - User coded peripheral cores
- ~150 mW power consumption
- Problems:
 - Drivers for non-standard peripherals
 - Graphical library if no embedded OS
 - Development time



Page 19

Embedded System Connectivity



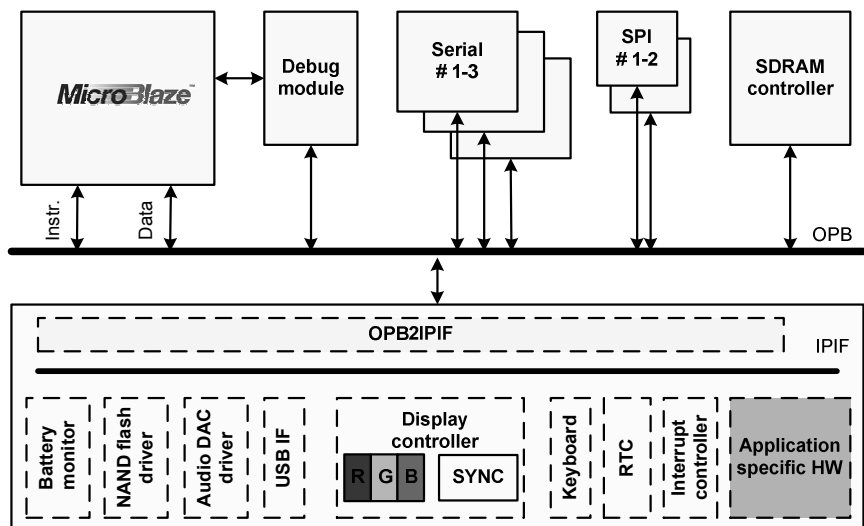
Page 20

Peripherals

- **Standard system components**
 - Microblaze - embedded 32 bit microprocessor
 - SDRAM controller (16 bit x 4 M)
 - NAND Flash memory interface: Bulk data storage
 - Serial ports: RS232, thermal printer & Bluetooth
 - SPI controller: onboard SPI flash memory & RTC
- **User defined peripherals**
 - QVGA display controller
 - DAC interface for audio CODEC
 - Interface for onboard USB chip
 - Multiplexed keyboard input controller
 - System supervisory I/O (e.g. battery management)
 - Dedicated application specific digital interface

Page 21

Block diagram

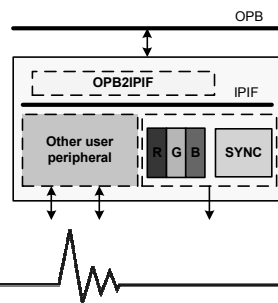
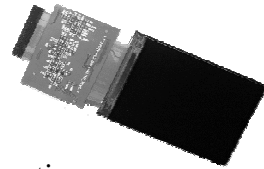


Page 22

QVGA controller 1.

Common features

- 320 x 240 resolution
- Max. 18 bit color depth
- VGA “like” timing
- Serial interface for parameter configuration



BRAM based

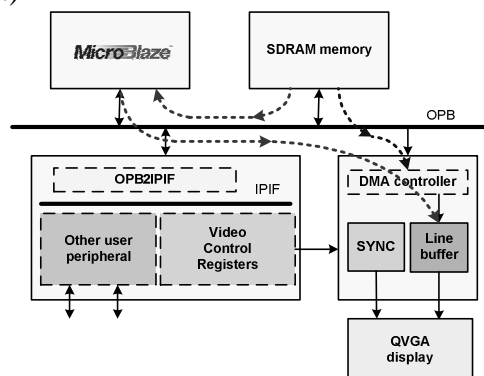
- Frame buffer in 15 BRAM memory
- 3 bit color depth

Page 23

QVGA controller 2.

SDRAM based display controller

- Frame buffer in system memory
- Full color depth (3x6 bit)
- Dedicated DMA



Page 24

System configuration

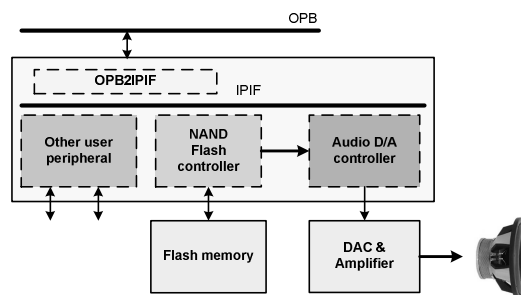
- **FPGA configuration and SW code is stored in the same SPI flash memory.**
- **Boot process:**
 1. FPGA configures itself via SPI interface in master serial mode.
 2. Bootloader located in BRAM, copies program code to SDRAM from flash via SPI controller located on OPB.
 3. Main program code is executed from SDRAM.
 4. Main program installs reset & interrupt vectors, at BRAM location.
- **Easy firmware upgradeability**



Page 25

Direct sound playback

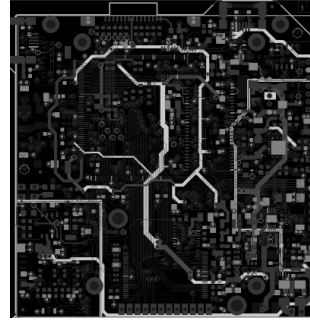
- **16 bit/ 44Khz sound quality (Mono)**
- **Amplifier circuit for piezoceramic & standard speakers**
- **Dedicated channel from NAND flash to DAC**
- **No processor interaction is needed**



Page 26

Results

- **Printed circuit board**
 - 4 layer PCB
 - 74 x 70 mm size
 - 273 components
- **FPGA (XC3S500A – PQ208)**
 - 3400 FF (36%)
 - 4100 LUT (44%)
 - 19 BRAMs (95 %)
- **50 MHz system frequency**
- **~150 mW power consumption**



Page 27

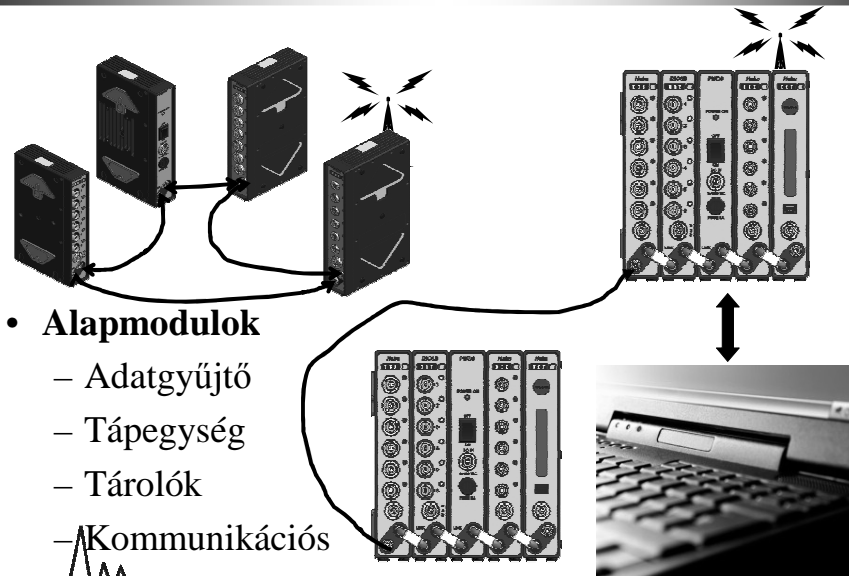
Heim DataRec4

Heim Systems DATaRec4 Family

- **Nagyteljesítményű, moduláris, sokcsatornás, elosztott adatgyűjtő, jelfeldolgozó és tároló rendszer**
- **Alkalmazási területek**
 - Ipari akusztikus jelek, szenzoradatok feldolgozása
 - Zaj, rezgés, mechanikai igénybevétel analízis
 - Járművek, műtárgyak, berendezések
- **Időszinkron mérés**
- **Digitális adattárolás, feldolgozás**
- **Különböző interfészek (USB, FireWire, GE, WLAN)**

Page 29

Heim Systems DATaRec4 Family



Page 30

DATARec4 Family AXDIC6 modul

- **Adatgyűjtő / Jelfeldolgozó modul**
- **6 mérési csatorna**
- **24 bit felbontás, galvanikus leválasztás**
- **Bemeneti jel érzékenység állítás**
- **Hiba kompenzálás**
- **Bemeneti opciók**
 - Mérőmikrofon
 - Kapacitív szenzor töltésjel
 - Nyúlásmérő bélyeg
 - Torziós rezgés érzékelő



Page 31

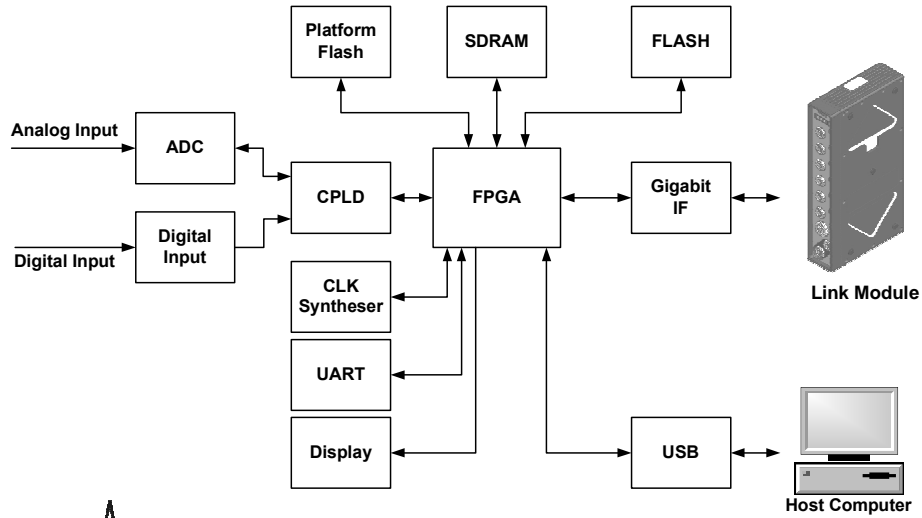
DATARec4 Family AXDIC6 modul

- **Moduljellemzők**
 - Integrált tápegység, 18 – 24 V
 - Lokális felhasználói kijelzés
 - USB 2.0 nagysebességű adatkapcsolat
- **Programozható sávszélesség**
 - Digitális átlapolódásgátló FIR szűrő
 - Extrém követelmények
- **Diagnosztika és önellenőrzés**



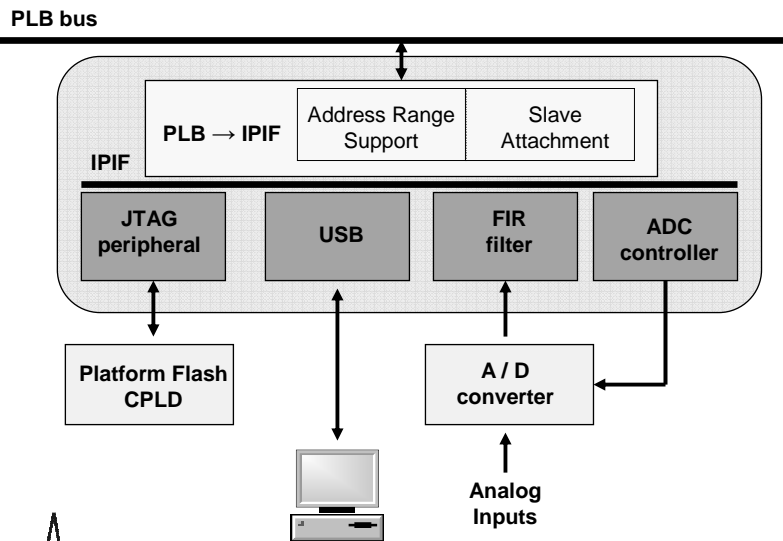
Page 32

AXDIC6 hardver blokkvázlat



Page 33

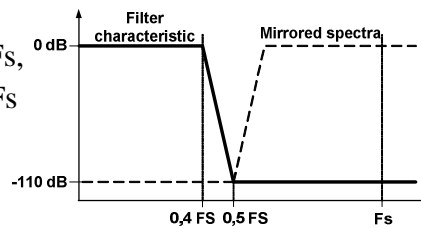
Saját rendszerelemek



Page 34

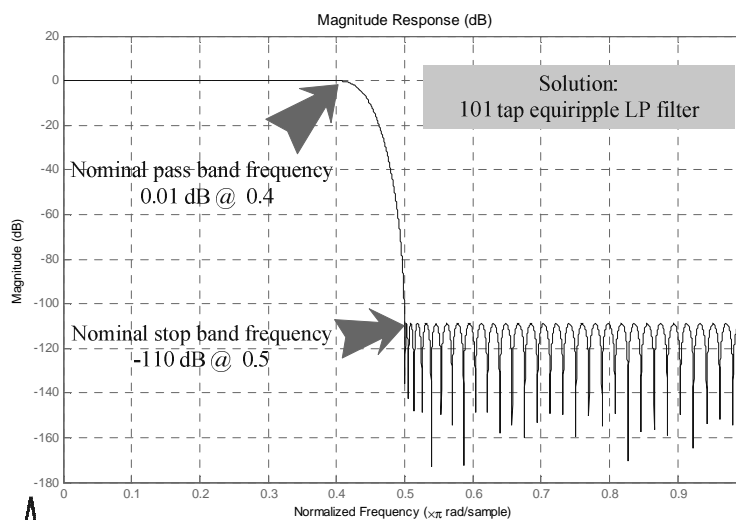
AXDIC6 modul FIR szűrőbank

- **Modul mintavételi frekvenciatartomány**
 - 500Hz – 200kHz, 10 Hz-es lépésekben állítható
- **Analóg frekvenciatartomány: DC – 80kHz**
- **Mintavételi arány: $F_s / F_{max} = 2,5$**
- **FIR paraméterek:**
 - Max ± 0.002 dB DC - $0,4F_s$,
 - Min -110 dB $> 0,5 F_s$
- **Bemeneti adatfelbontás: 24 bit**
- **Együttható pontosság: 32 bit**
- **Kimeneti adatformátumok:**
 - 32 és 16 bites felbontás



Page 35

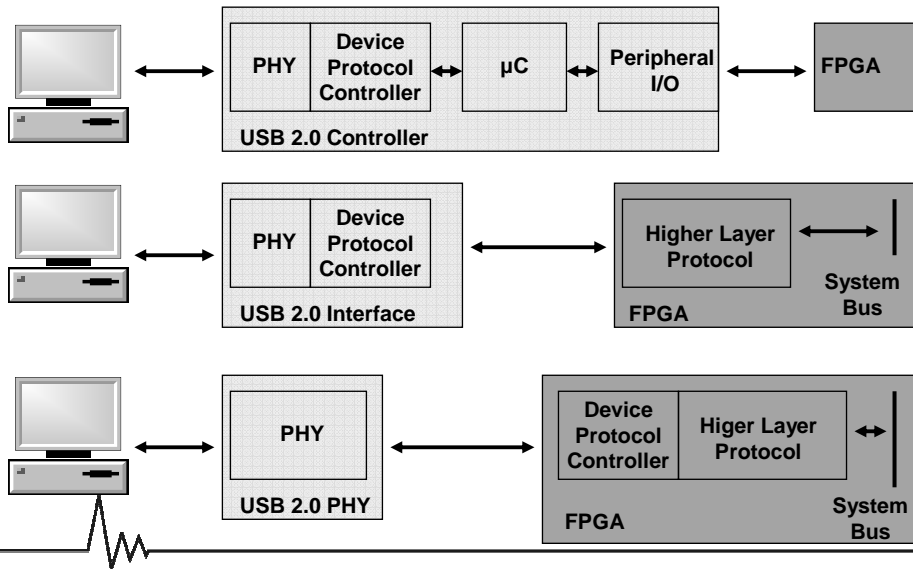
FIR szűrő átviteli függvény



Page 36



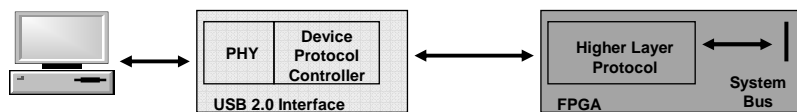
USB illesztés lehetőségei



Az USB periféria



- **Választott megoldás**



- **NET 2272 chip tulajdonságai:**

- Hi-Speed USB → 480 Mbit/s
- 8 / 16 bites interfész DMA-val
- 186mW fogyasztás
- 8.1μW készenléti fogyasztás



Beágyazott JTAG periféria

- **HW eszközök különböző gyártóktól**
 - Xilinx Platform Flash + Xilinx Virtex-II FPGA
 - Lattice MACH4256Z CPLD
- **Közös IEEE 1149.1 JTAG interfész (HW kompatibilis)**
- **Gyártófüggetlen programozási támogatás**
 - Lattice ispLSI kábel
 - Xilinx Parallel III / IV.
 - Fejlesztéskor jó támogatás
 - Verzió frissítésre nem alkalmas

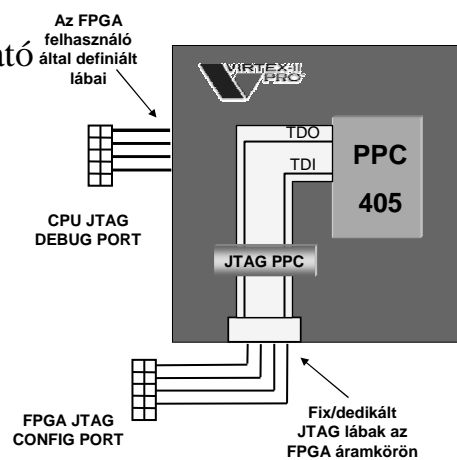


Page 39

Xilinx rendszerfejlesztési támogatás

- **Virtex-II Pro JTAG interfész**

- 2 JTAG TAP vezérlő
- Függetlenül is használható
- Közösített esetben
 - iMPACT letöltés
 - ChipScope debug
 - GDB program bekövés
 - XMD hozzáférés



Page 40

Verzió frissítés

- **Végfelhasználónál lévő berendezések frissítése**
 - Hiányzó feltételek
 - Fejlesztőmérnök megfelelő ismeretekkel
 - Lattice/Xilinx letöltő szoftver/kábel
- **Egységes SW/HW verzió frissítés, gyártó független transzparens letöltés**
- **USB interfészen keresztül, a PowerPC processzor által**
- **Gyártó specifikus konfigurációs fájlok egységesítése**



Serial Vector Format (SVF) alkalmazása

Page 41

SVF alapú konfiguráció

- A JTAG rendszer kezelésére kidolgozott módszer
- Ipari szabvány, szöveges formátum
- Minden fejlesztői környezet képes generálni

```
// Created using Xilinx iMPACT Software [ISE Foundation]
// Validating chain...
//SIR 12 TDI (0fea) SMASK (0fff) TDO (0a81) MASK (0fc3) ;
//Loading device with 'idcode' instruction.
SIR 6 TDI (09) SMASK (3f) ;
SDR 32 TDI (00000000) TDO (f1414093) ;
// Loading device with a `cfg_in` instruction.
SIR 6 TDI (05) ;
SDR 192 TDI 0000000000000000e00000008001000c66aa9955ffffffff)
SMASK (ffffffffffffffffffffffffffffffffffffffffffffffff) ;
.....
```

Page 42

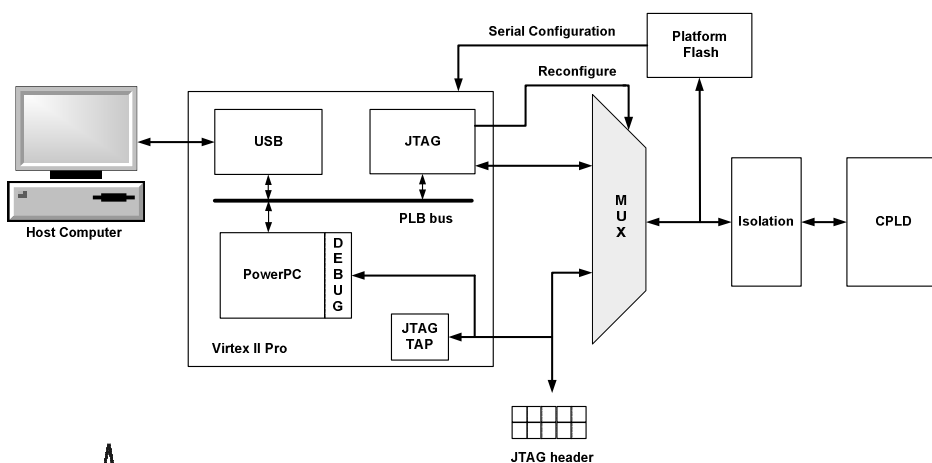
SVF konfiguráció

- **Konfiguráció frissítés**
 - Beágyazott mester JTAG TAP vezérlővel
 - PowerPC periféria a PLB buszon
 - USB-n fogadja az SVF adatokat
 - Felprogramozza a konfigurálható elemeket
 - A folyamat követhető a modul kijelzőn
- **Felhasználói oldalról**
 - Rendszer frissítést végző alkalmazás indítása
 - Programozandó eszköz és az adatfájl kijelölése
 - Programozás + újraindítás (~ PC BIOS frissítés)

Page 43

Beágyazott JTAG vezérlő

- **A konfiguráció frissítés megoldása**



Page 44