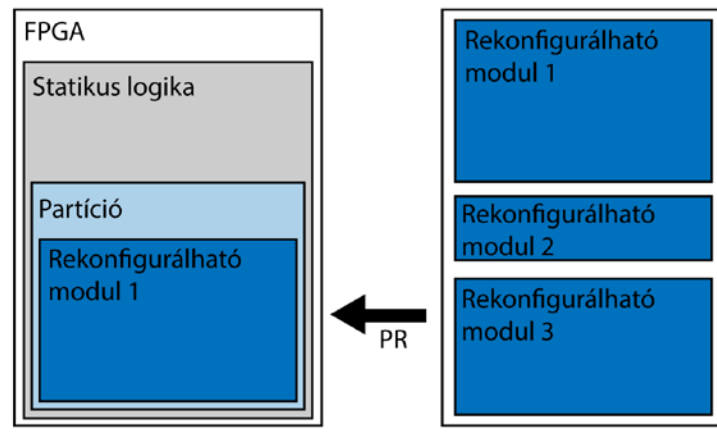


Dinamikus rekonfigurálás Zynq eszközön

MSc. Önálló Laboratórium 2
Virovecz Ádám Péter
Konzulens: Dr. Fehér Béla

Parciális rekonfiguráció

- Az FPGA egy részének átkonfigurálása parciális bitfájllal
- Dinamikus rekonfiguráció alatt a statikus logika zavartalanul működik

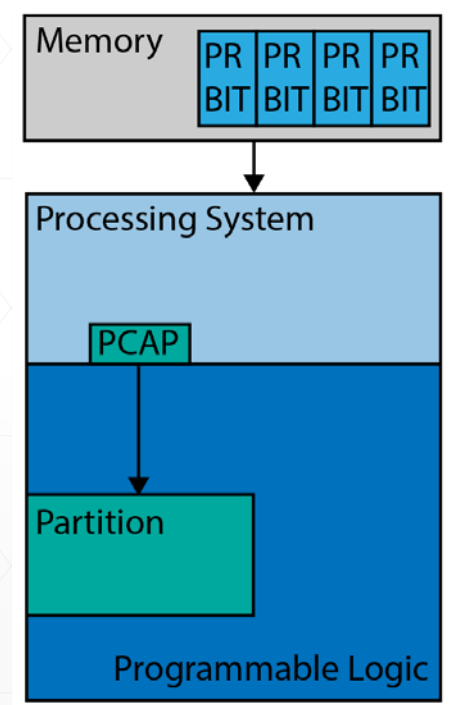


Parciális rekonfiguráció

- **Előnyök**
 - Kisebb FPGA is elegendő lehet egy adott feladathoz
 - Költség és energiaigény csökkentése
 - Flexibilitás és feldolgozási teljesítmény növelése
 - **Felmerülő problémák**
 - Megfelelő partícióméret meghatározása
 - Rekonfigurálandó partíciók leválasztása
 - Kötött huzalozás a statikus logikához
 - Konfigurációs idő
-

Parciális rekonfiguráció

- Fejlesztési folyamat
 - A statikus terv és a rekonfigurálható modulok szintetizálása
 - Rekonfigurálható partíciók definiálása FPGA-n (PBLOCK)
 - Implementáció (minden modulra), verifikálás
 - Kimenet: statikus és parciális bitfájlok
- FPGA konfiguráció
 - ICAP, PCAP (Zynq), MCAP (UltraScale)



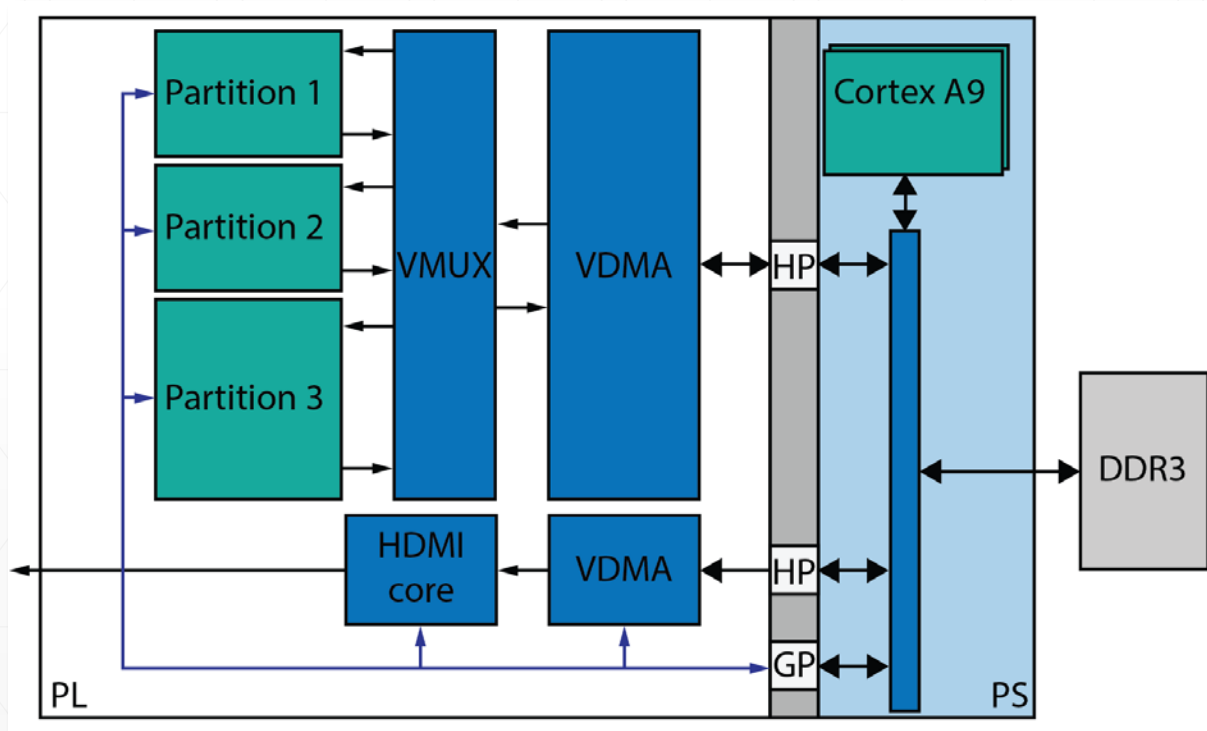
PR képfeldolgozásban

- Rekonfigurálható feldolgozólánc kialakítása
 - Cél
 - Képfeldolgozási pipeline, ami átkonfigurálható
 - Néhány parciálisan rekonfigurálható tartomány
 - Valós idejű feldolgozás
 - Eszköz: ZedBoard
 - XC7Z020 SoC, számos periféria
 - Zynq támogatja a dinamikus PR-t



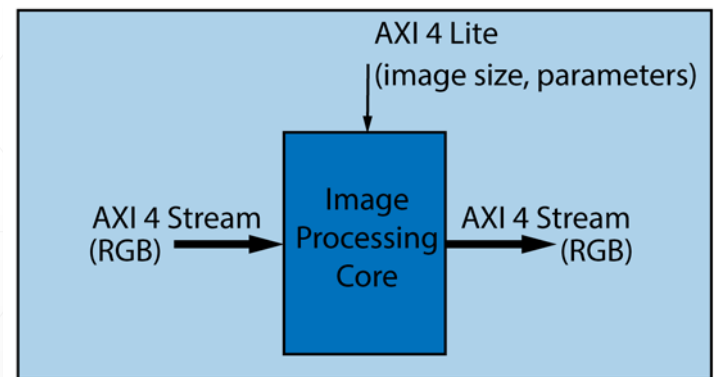
PR képfeldolgozásban

- Blokkvázlat



PR képfeldolgozásban

- Képfeldolgozási blokkok
 - Éldetektálás (Prewitt, Sobel)
 - Morfológiai operátorok (Dilate, Erode, Top-hat transform, Morph. Grad.)
 - Medián
 - Élesítés
 - FAST corner detection (OpenCV)
- Megvalósítás: HLS – magas szintű szintézis



PR képfeldolgozásban

- PR partíciók mérete és a szűrők erőforrásigénye

	SLICE	FF	LUT	BRAM	DSP48
PB_S1	600	4800	2400	10	20
PB_S2	600	4800	2400	10	20
PB_BIG	2400	19200	9600	30	60

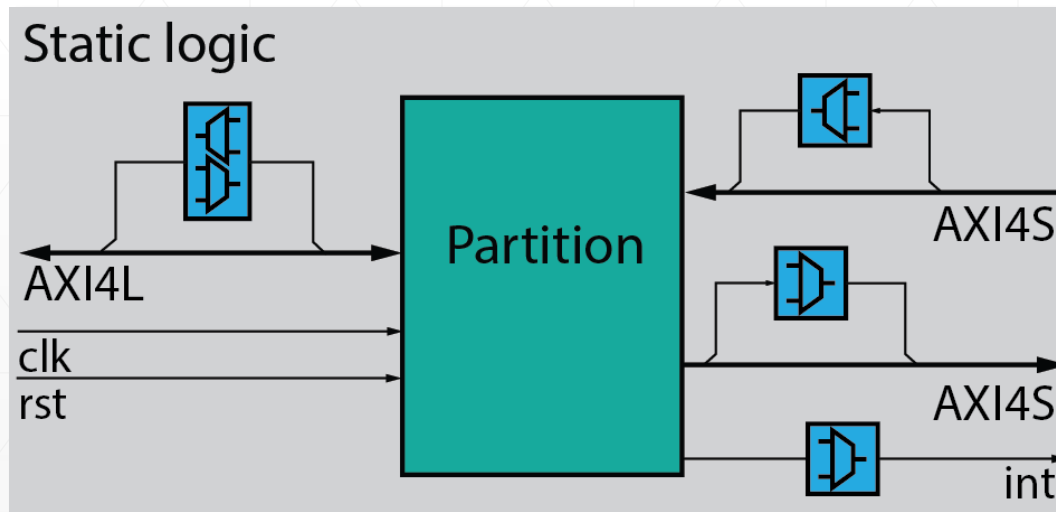
	PB	LUT	FF	BRAM Tile	DSP48
Medián	S	971 (41%)	1242 (26%)	1 (10%)	2 (10%)
Sobel	S	892 (37%)	1086 (23%)	1 (10%)	2 (10%)
Erode	S	1243 (52%)	1809 (38%)	4,5 (45%)	0 (0%)
FAST	B	4887 (51%)	4901 (26%)	29,5 (98%)	3 (5%)
Morph. Grad.	B	2286 (24%)	3398 (18%)	4,5 (15%)	0 (0%)
Morph. Gen. 5x5	B	6873 (72%)	9228 (48%)	8 (27%)	2 (3%)

PR képfeldolgozásban

- Speciális követelmény a PR-hez: hardveres leválasztás
 - Rekonfigurálás alatt nem definiált állapot
 - A statikus logika és a rekonfigurálható partíció közötti vezetékeket (egy részét) le kell választani
 - Hardveres leválasztás: multiplexer
 - Szoftveresen is kezelni kell
-

PR képfeldolgozásban

- Leválasztás megvalósítása a képfeldolgozó moduloknál
 - Partial Reconfiguration Decoupler – Xilinx IP
 - Részben manuális megoldás



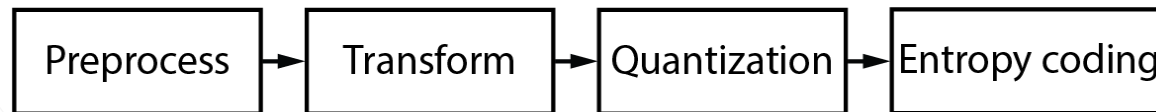
PR képfeldolgozásban

- Szoftveres funkciók
 - Perifériák inicializálása
 - Képek és bitfájlok betöltése SD kártyáról
 - Felhasználói interakció kezelése
 - A rekonfiguráció menedzselése
 - DMA leállítása, leválasztás, konfigurálás, újra-initializálás
 - Jelenleg operációs rendszer nélkül
-

PR képfeldolgozásban

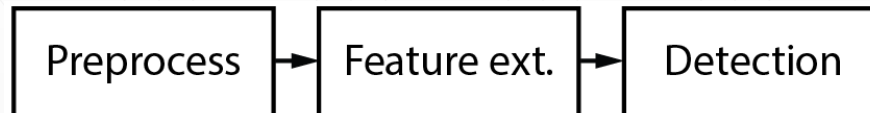
- Lehetséges alkalmazások

- Tömörítés



- Orvosi, biológiai képfeldolgozás

- Flexibilis, valós idejű képfeldolgozó lánc



Összegzés

- Projekt jelenlegi állapota
 - Továbbfejlesztési lehetőségek
 - Valós idejű videobemenet
 - Operációs rendszer használata
 - Processzor bevonása a feldolgozásba
-

Köszönöm a figyelmet!
