

A

BME Méréstechnika és Információs Rendszerek Tanszék meghirdeti a „TETRIS” FPGA HW tervezői versenyt

Az FPGA HW tervezői verseny témája 2015-ben is a korai sikeres videojátékok egyike. A játék a sokak által ismert és játszott „TETRIS”, amely egyszerű grafikai igényeivel, vezérelhetőségével kiemelkedik a szokásos játékok közül.



A tervezési feladat:

Az ismert, sokféle verzióban létező TETRIS játék megtervezése, közvetlen hardver megoldással (tehát nem használva szoftver processzort az FPGA-ban a játékmenet futtatására) a [LOGSYS Spartan3E vagy Spartan6 FPGA](#) fejlesztői kártyán, felhasználva a [LOGSYS VGA, PS/2 és hangszóró modult](#). A fejlesztéshez szükséges speciális HW eszközöket a pályázók számára a MIT tanszék biztosítja, a további esetlegesen szükséges komponensek (VGA monitor, PS/2 billentyűzet és/vagy egér) beszerzése a pályázók feladata. A tervezéshez szükséges [ISE WebPACK 14.6 \(free\)](#) fejlesztési környezet a Xilinx cég honlapjáról vagy a tanszéki honlapról letölthető.

A feladatkiírás részletei:

A megvalósítás a <http://en.wikipedia.org/wiki/Tetris> weboldal Gameplay fejezete szerint ismertetett játékszabályok szerint történjen, a könnyebb összehasonlíthatóság érdekében. A legegyszerűbben értelmezve, ez azt jelenti, hogy a 7 féle 4 méretű elem véletlenszerű sorrendben jelenik meg, forgathatók, oldalra mozgathatók, és esetleg végleges helyükre ejtethetők. Amennyiben teljesen kitöltött sor (vagy sorok) alakulnak ki, akkor azok törölődnek, a felettük lévő elemek (együttes vagy független) lefelé mozdításával ütközésig. A pontozás: 1 sor kiejtése 100 pont, egy TETRIS (4 sor egyszerre 800 pont). Egyéb extra tulajdonságok beépíthetők, de nem szükségesek. A kijelzés jelezze a következő várható objektum típusát, az elért pontszámot, a kiejtett sorok számát és a játék aktuális szintjét (max. 16 szint elegendő, a sebesség ésszerű növelésével). A pálya mérete a szokásos 10x20-as terület.

Általános jellemzők:

A VGA monitor felbontása a szabványos értékek közül tetszőlegesen választható. A felhasználói kezelőfelület jellemzően billentyűzet, de lehet inkrementális jeladó, esetleg a fejlesztőkártya nyomógombjai. A játék tartalmazhat akusztikus visszajelzést, zenei háttérrel.

A hardver terv tetszőleges formában elkészíthető: HDL, kapcsolási rajz, más magas szintű leírás. A megvalósítás során tetszőlegesen Xilinx IP használható (CoreGen), de tilos bármilyen, más által készített programozott vezérlő

használata (pl. MicroBlaze). A pályázat tartalmazza a tervet megvalósító projekt rövid szöveges technikai dokumentációját, maximum 10 oldal terjedelemben és a megoldást ismertető 6 diából álló PPT bemutatót. A dokumentáció a rendszer blokkvázlatát, a fontosabb egységek rövid leírását és az értékelési kritériumnak megfelelő számszerű paramétereket tartalmazza. A diabemutató az előzetes értékelés alapján kiválasztott legjobb 5 pályázó munkájának bemutatásához szükséges.

Értékelési kritériumok:

Az értékelés alapja a terv műszaki paraméterei (50%), játék használhatósága (30%), és a bemutató színvonala (20%). A terv műszaki paraméterei között a legfontosabb kritérium a rendszertechnika logikus, szép felépítése, funkcionalitáshoz mért FPGA logikai erőforrásigények mértéke (LUT, FF, BRAM, stb.).

Résztevők:

2 fős hallgatói csapatok a BME VIK tetszőleges évfolyamáról, szakáról

Nevezés, fejlesztőeszközök igénylése:

Dr. Fehér Béla egyetemi docens, feher@mit.bme.hu,
Szántó Péter mestertanár, szanto@mit.bme.hu

Határidő, pályázat beadása:

A pályázatokat 2015. június 19-ig 14.00-ig kell beküldeni elektronikus formában, a nevezésnél megadott címre. Az előzetes értékelés alapján kiválasztott legjobb 5 pályaművet a nevező csapatok 2015. június 22-én 15.00-16.00 óráig mutathatják be a Méréstechnika Tanszék FPGA laboratóriumában, I. épület IE321-es terem. A PPT diák bemutatására 10-10 perc áll rendelkezésre, ezután a zsűri működés közben ellenőrzi a játékok használati élményét. Eredményhirdetés 17 órakor, a zsűri rövid tanácskozása után.

Díjazás:

A verseny helyezetteinek a verseny szponzorai a következő díjakat ajánlják fel:

A nyertes csapat díja 2 db AVNET MicroZED fejlesztőkártya Xilinx Zynq SoC eszközzel
Szponzor: AVNET Silica Kft.

Második helyezett csapat díja 2 db LOGSYS Spartan-6 LX9 fejlesztőkártya
Szponzor: ERICSSON Magyarország Kft. HW Laboratórium

Harmadik helyezett díja 2 db LOGSYS SP3E250 fejlesztőkártya
Szponzor: Schnell László Műszer és Méréstechnika Alapítvány

A díjak átadására a bemutatók után kerül sor.